

MCT8315Z 含传感器梯形集成 FET BLDC 电机驱动器

1 特性

- 集成含传感器梯形控制的三相 BLDC 电机驱动器
 - 基于霍尔传感器的梯形 (120°) 换向
 - 支持模拟或数字霍尔输入
 - 可配置 PWM 调制：同步/异步
 - 逐周期电流限制，可限制相位电流
 - 支持高达 200kHz 的 PWM 频率
 - 主动消磁支持减少功率损耗
- 4.5V 至 35V 工作电压 (绝对最大值 40V)
- 高输出电流能力：4A 峰值
- 低 MOSFET 导通状态电阻
 - $T_A = 25^\circ\text{C}$ 时，275mΩ (典型值) $R_{DS(ON)}$ (HS + LS)
- 低功耗睡眠模式
 - $V_{VM} = 24\text{V}$ 、 $T_A = 25^\circ\text{C}$ 时为 2.5μA (最大值)
- 集成限流功能省去了外部电流检测电阻
- 灵活的器件配置选项
 - MCT8315ZR：用于器件配置和故障状态的 5MHz 16 位 SPI 接口
 - MCT8315ZH：带降压功能的基于硬件引脚的配置
 - MCT8315ZT：不带降压功能的基于硬件引脚的配置
- 支持 1.8V、3.3V 和 5V 逻辑输入
- 内置 3.3V/5V、200mA 降压稳压器
- 内置 3.3V、30mA LDO 稳压器
- 延迟补偿减少占空比失真
- 整套集成保护特性
 - 电源欠压锁定 (UVLO)
 - 电荷泵欠压 (CPUV)
 - 过流保护 (OCP)
 - 电机锁定保护
 - 热警告和热关断 (OTW/TSD)
 - 故障条件指示引脚 (nFAULT)
 - 可选择通过 SPI 接口进行故障诊断

2 应用

- 无刷直流 (BLDC) 电机模块
- CPAP 呼吸机
- 打印机
- 机器人真空吸尘器
- 小型家用电器
- 办公自动化设备
- 工厂自动化和机器人

3 说明

MCT8315Z 为要驱动 12V/24V 无刷直流电机的客户提供了一种单芯片、无代码、有传感器的梯形解决方案；无需外部微控制器即可使 BLDC 电机旋转。MCT8315Z 集成了三个半桥，具有 40V 绝对最大电压和 275mΩ 的低 $R_{DS(ON)}$ (高侧 + 低侧)，用于实现高功率驱动能力。集成电流限制功能可限制启动或高负载条件下的电机电流，同时无需外部检测电阻。MCT8315Z 提供了一个输出电压可调节降压稳压器和一个可用于为外部电路供电的 LDO。MCT8315Z 集成了三个用于位置检测的模拟霍尔比较器，用于实现有传感器的梯形 BLDC 电机控制。该控制方案具有高度可配置性，可通过硬件引脚或寄存器设置来配置电机电流限制行为和超前角等。速度可以通过 PWM 输入进行控制。

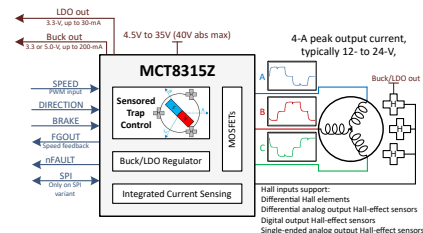
MCT8315Z 集成了多种保护特性，包括电源欠压锁定 (UVLO)、过压保护 (OVP)、电荷泵欠压 (CPUV)、过流保护 (OCP)、过热警告 (OTW) 和过热关断 (TSD)，目的是在出现故障事件时保护器件、电机和系统。故障状态通过 nFAULT 引脚指示。

有关器件使用的设计考虑因素和建议，请参考 [应用信息](#)。

封装信息

器件型号	封装 ⁽¹⁾	封装尺寸 ⁽²⁾
MCT8315ZR ⁽³⁾	WQFN (32)	6mm x 4mm
MCT8315ZH	WQFN (32)	6mm x 4mm
MCT8315ZT ⁽³⁾	WQFN (32)	6mm x 4mm

- 有关更多信息，请参阅 [节 13](#)。
- 封装尺寸 (长 × 宽) 为标称值，并包括引脚 (如适用)。
- 器件为预发布状态。



简化版原理图



内容

1 特性	1	8.5 SPI 通信.....	56
2 应用	1	8.6 寄存器映射.....	59
3 说明	1	9 应用和实施	75
4 修订历史记录	2	9.1 应用信息.....	75
5 器件比较表	3	9.2 霍尔传感器配置和连接.....	76
6 引脚配置和功能	4	9.3 典型应用.....	80
7 规格	7	10 电源相关建议	85
7.1 绝对最大额定值.....	7	10.1 大容量电容.....	85
7.2 ESD 等级.....	7	11 布局	86
7.3 建议运行条件.....	7	11.1 布局指南.....	86
7.4 热性能信息.....	8	11.2 布局示例.....	87
7.5 电气特性.....	8	11.3 散热注意事项.....	88
7.6 SPI 时序要求.....	14	12 器件和文档支持	89
7.7 SPI 次级器件模式时序.....	15	12.1 文档支持.....	89
7.8 典型特性.....	16	12.2 支持资源.....	89
8 详细说明	17	12.3 商标.....	89
8.1 概述.....	17	12.4 静电放电警告.....	89
8.2 功能方框图.....	18	12.5 术语表.....	89
8.3 特性说明.....	21	13 机械、封装和可订购信息	89
8.4 器件功能模式.....	55		

4 修订历史记录

日期	修订版本	说明
2023 年 12 月	*	初始发行版。

5 器件比较表

备注

MCT8315ZR 和 MCT8315ZT 型号仅为预发布版，处于预量产状态

器件	封装	接口	降压稳压器
MCT8315ZR	32 引脚 WQFN (6mm x 4mm)	SPI	是
MCT8315ZH		硬件	
MCT8315ZT		硬件	否

表 5-1. MCT8315ZR 与 MCT8315ZH 与 MCT8315ZT 配置比较

参数	MCT8315ZR (SPI 型号)	MCT8315ZH (硬件型号)	MCT8315ZT (硬件型号, 无降压)
PWM 控制模式设置	PWM_MODE (4 个设置)	MODE 引脚 (7 个设置)	MODE 引脚 (7 个设置)
压摆率设置	SLEW (4 个设置)	SLEW 引脚 (4 个设置)	SLEW 引脚 (4 个设置)
方向设置	DIR (2 个设置)	DIR 引脚 (2 个设置)	DIR 引脚 (2 个设置)
DRVOFF 引脚配置	DRV_OFF (2 个设置)	启用	启用
电流限制阈值	ILIM 引脚 : (AVDD/2 至 AVDD/2-0.32) V	ILIM 引脚 : (AVDD/2 至 AVDD/2-0.32) V	ILIM 引脚 : (AVDD/2 至 AVDD/2-0.32) V
电流限制配置	ILIM_RECIR (2 个设置) , PWM_100_DUTY_SEL	再循环固定为制动模式, 100% 占空比的 PWM 频率固定为 20kHz	再循环固定为制动模式, 100% 占空比的 PWM 频率固定为 20kHz
超前角	ADVANCE_LVL (8 个设置)	ADVANCE 引脚 (7 个设置)	ADVANCE 引脚 (7 个设置)
降压启用	BUCK_DIS (2 个设置)	启用	不适用
降压输出	BUCK_SEL (4 个设置)	始终设为 5V	不适用
降压配置 : 电源时序、电流限制	BUCK_PS_DIS (2 个设置) 和 BUCK_CL (2 个设置)	电源时序已启用, 电流限制 : 600mA	不适用
FGOUT 配置	FGOUT_SEL (4 个设置)	固定为 3 倍换向频率	固定为 3 倍换向频率
电机锁定配置 : 模式、检测和重试 时序	MTR_LOCK_MODE (4 个设置)、 MTR_LOCK_TDET (4 个设置)、 MTR_LOCK_RETRY (2 个设置)	启用, 具有 500ms 自动重试时间和 1000ms 检测时间	启用, 具有 500ms 自动重试时间和 1000ms 检测时间
主动消磁	EN_AAR (2 个设置) 和 EN_ASR (2 个设置)	MODE 引脚 (7 个设置)	MODE 引脚 (7 个设置)
OCP 配置 : 模式、电平、抗尖峰 脉冲时间和重试时间	OCP_MODE (2 个设置)、 OCP_LVL (2 个设置)、 OCP_DEG (4 个设置) 和 OCP_RETRY (2 个设置)	启用且具有锁存关断模式, 电平固 定为 9A, 抗尖峰脉冲时间为 0.6μs	启用且具有锁存关断模式, 电平固 定为 9A, 抗尖峰脉冲时间为 0.6μs
过压保护配置	OVP_EN (2 个设置)、 OVP_SEL (2 个设置)	启用且电平固定为 34V (典型 值)	启用且电平固定为 34V (典型 值)
驱动器延迟补偿配置	DLYCMP_EN (2 个设置)、 DLY_TARGET (16 个设置)	禁用	禁用
SDO 引脚配置	SDO_MODE (2 个设置)	不适用	不适用

6 引脚配置和功能

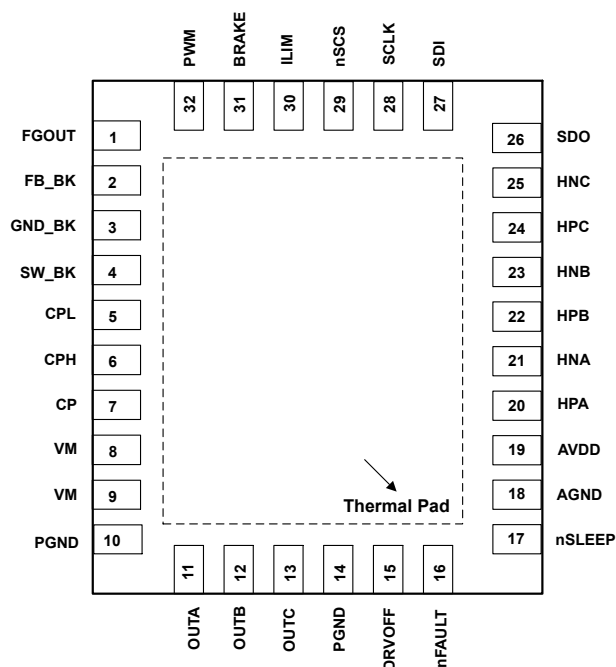


图 6-1. MCT8315ZR 32 引脚 WQFN (带有外露散热焊盘) 顶视图

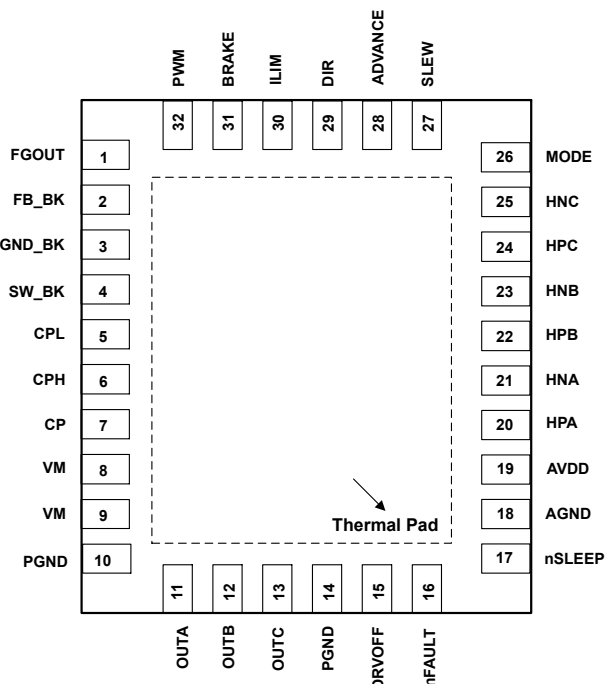


图 6-2. MCT8315ZH 32 引脚 WQFN (带有外露散热焊盘) 顶视图

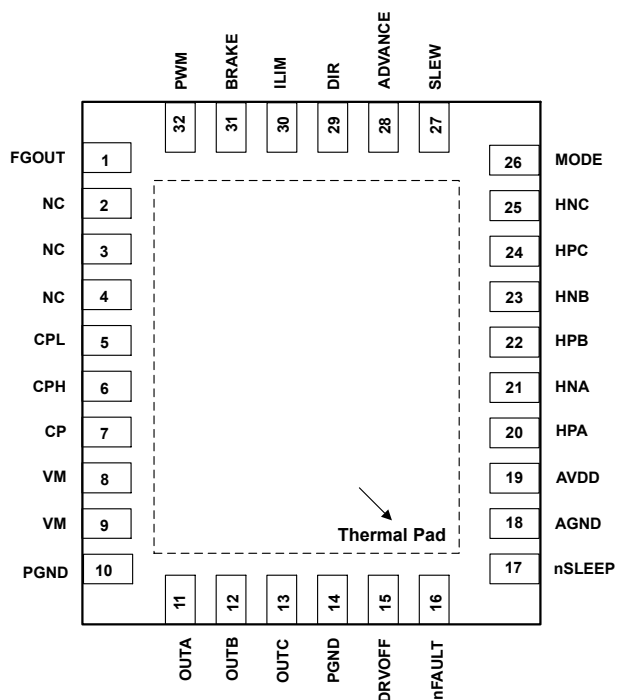


图 6-3. MCT8315ZT 32 引脚 WQFN (带有外露散热焊盘) 顶视图

表 6-1. 引脚功能

引脚 名称	32 管脚封装			类型 ⁽¹⁾	说明
	MCT8315ZR	MCT8315ZH	MCT8315ZT		
ADVANCE	—	28	28	I	超前角电平设置。该引脚是由外部电阻器设置的 7 电平输入引脚。
AGND	18	18	18	GND	器件模拟地。有关连接建议，请参阅节 11.1。
AVDD	19	19	19	PWR O	3.3V 内部稳压器输出。在 AVDD 和 AGND 引脚之间连接一个 X5R 或 X7R、1μF、6.3V 陶瓷电容器。该稳压器可从外部拉取高达 30 mA 的电流。
BRAKE	31	31	31	I	高电平 → 通过开启所有低侧 MOSFET 来制动电机 低电平 → 正常运行
CP	7	7	7	PWR O	电荷泵输出。在 CP 和 VM 引脚之间连接一个 X5R 或 X7R、1μF、16V 陶瓷电容器。
CPH	6	6	6	PWR	电荷泵开关节点。在 CPH 和 CPL 引脚之间连接一个 X5R 或 X7R、47nF 的陶瓷电容器。TI 建议电容器的电压等级至少是其正常工作电压的两倍。
CPL	5	5	5	PWR	
DIR	—	29	29	I	方向引脚，用于将电机旋转方向设置为顺时针或逆时针。
DRVOFF	15	15	15	I	当该引脚拉至高电平时，功率级中的六个 MOSFET 将关断，从而使所有输出处于高阻态。
FB_BK	2	2	—	PWR I	降压稳压器的反馈。连接到电感器/电阻器之后的降压稳压器输出。
FGOUT	1	1	1	O	电机速度指示器输出。开漏输出需要一个连接到 3.3V 至 5V 电压的外部上拉电阻器。它可以设置为霍尔信号的不同分频因子（请参阅节 8.3.15）
GND_BK	3	3	3	GND	降压稳压器地。有关连接建议，请参阅节 11.1。
HPA	20	20	20	I	A 相霍尔元件正输入。可能需要噪声滤波电容器，它们连接在正负霍尔输入之间。
HPB	22	22	22	I	B 相霍尔元件正输入。可能需要噪声滤波电容器，它们连接在正负霍尔输入之间。
HPC	24	24	24	I	C 相霍尔元件正输入。可能需要噪声滤波电容器，它们连接在正负霍尔输入之间。
HNA	21	21	21	I	A 相霍尔元件负输入。可能需要噪声滤波电容器，它们连接在正负霍尔输入之间。
HNB	23	23	23	I	B 相霍尔元件负输入。可能需要噪声滤波电容器，它们连接在正负霍尔输入之间。
HNC	25	25	25	I	C 相霍尔元件负输入。可能需要噪声滤波电容器，它们连接在正负霍尔输入之间。
ILIM	30	30	30	I	设置逐周期电流限制中使用的相电流阈值。
MODE	—	26	26	I	PWM 输入模式设置。该引脚是由外部电阻器设置的 7 电平输入引脚。
NC	—	—	2、3、4	—	引脚 2、4：无连接，开路 引脚 3：绑定到 PGND
nFAULT	16	16	16	O	故障指示器。发生故障时下拉至逻辑低电平；开漏输出需要一个连接到 3.3V 至 5V 电压的外部上拉电阻器。如果使用外部电源上拉 nFAULT，请确保它在上电时被拉至 >2.2V，否则器件可能会进入测试模式。
nSCS	29	—	—	I	串行芯片选择。此引脚上的逻辑低电平支持串行接口通信。
nSLEEP	17	17	17	I	驱动器 nSLEEP。当该引脚为逻辑低电平时，器件进入低功耗睡眠模式。可以使用一个 20μs 至 40μs 的低电平脉冲来复位故障条件，而不进入睡眠模式。
OUTA	11	11	11	PWR O	半桥输出 A
OUTB	12	12	12	PWR O	半桥输出 B
OUTC	13	13	13	PWR O	半桥输出 C
PGND	10、14	10、14	10、14	GND	器件电源地。有关连接建议，请参阅节 11.1。

表 6-1. 引脚功能 (续)

引脚 名称	32 管脚封装			类型 ⁽¹⁾	说明
	MCT8315ZR	MCT8315ZH	MCT8315ZT		
PWM	32	32	32	I	用于电机控制的 PWM 输入。设置电机相电压的占空比和开关频率。
SCLK	28	—	—	I	串行时钟输入。串行数据会移出并在此引脚上的相应上升沿和下降沿被捕捉 (SPI 器件)。
SDI	27	—	—	I	串行数据输入。在 SCLK 引脚的下降沿捕捉数据 (SPI 器件)。
SDO	26	—	—	O	串行数据输出。在 SCLK 引脚的上升沿移出数据。该引脚需要使用一个外部上拉电阻器 (SPI 器件)。
SLEW	—	27	27	I	压摆率控制设置。该引脚是由外部电阻器设置的 4 电平输入引脚 (硬件器件)。
SW_BK	4	4	—	PWR O	降压开关节点。将此引脚连接到电感器或电阻器。
VM	8, 9	8, 9	8, 9	PWR I	电源。连接到电机电源电压；通过两个 0.1μF 电容器 (每个引脚一个) 和一个额定电压为 VM 的大容量电容器旁路到 PGND。TI 建议电容器的电压等级至少是其正常工作电压的两倍。
散热焊盘				GND	必须连接到 AGND

(1) I = 输入, O = 输出, GND = 接地引脚, PWR = 电源, NC = 无连接

7 规格

7.1 绝对最大额定值

在工作环境温度范围内测得（除非另有说明）⁽¹⁾

	最小值	最大值	单位
电源引脚电压 (V _M)	-0.3	40	V
电源电压斜坡 (V _M)		4	V/μs
接地引脚 (GND_BK、PGND、AGND) 之间的电压差	-0.3	0.3	V
电荷泵电压 (CPH、CP)	-0.3	V _M + 6	V
电荷泵负开关引脚电压 (CPL)	-0.3	V _M + 0.3	V
开关稳压器引脚电压 (FB_BK)	-0.3	6	V
开关节点引脚电压 (SW_BK)	-0.3	V _M + 0.3	V
模拟稳压器引脚电压 (AVDD)	-0.3	4	V
逻辑引脚输入电压 (BRAKE、DIR、DRVOFF、PWM、nSCS、nSLEEP、SCLK、SDI)	-0.3	5.75	V
逻辑引脚输出电压 (nFAULT、SDO)	-0.3	5.75	V
输出引脚电压 (OUTA、OUTB、OUTC)	-1	V _M + 1	V
环境温度, T _A	-40	125	°C
结温, T _J	-40	150	°C
贮存温度, T _{stg}	-65	150	°C

- (1) 超出绝对最大额定值运行可能会对器件造成损坏。绝对最大额定值并不表示器件在这些条件下或在建议运行条件以外的任何其他条件下能够正常运行。如果超出建议运行条件但在绝对最大额定值范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。

7.2 ESD 等级

		值	单位
V _(ESD)	静电放电	人体放电模型 (HBM), 符合 ANSI/ESDA/JEDEC JS-001 标准 ⁽¹⁾	±2000
		充电器件模型 (CDM), 符合 ANSI/ESDA/JEDEC JS-002 标准 ⁽²⁾	±500

- (1) JEDEC 文档 JEP155 指出：500V HBM 能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 能够在标准 ESD 控制流程下安全生产。

7.3 建议运行条件

在工作环境温度范围内测得（除非另有说明）

			最小值	标称值	最大值	单位
V _{VM}	电源电压	V _{VM}	4.5	24	35	V
f _{PWM}	输出 PWM 频率	OUTA、OUTB、OUTC			200	kHz
I _{OUT} ⁽¹⁾	峰值输出绕组电流	OUTA、OUTB、OUTC			4	A
V _{IN}	逻辑输入电压	BRAKE、DIR、DRVOFF、PWM、nSCS、nSLEEP、SCLK、SDI	-0.1		5.5	V
V _{OD}	开漏上拉电压	nFAULT、SDO、FGOUT	-0.1		5.5	V
V _{SDO}	推挽电压	SDO	2.2		5.5	V
I _{OD}	开漏输出电流	nFAULT、SDO、FGOUT			5	mA
T _A	工作环境温度		-40		125	°C
T _J	工作结温		-40		150	°C

- (1) 必须遵循功率损耗和热限值

7.4 热性能信息

热指标 ⁽¹⁾		MCT8315ZR、 MCT8315ZT、 MCT8315ZH	单位
		WQFN (RRY)	
		32 引脚	
R _{θJA}	结至环境热阻	30.4	°C/W
R _{θJC(top)}	结至外壳 (顶部) 热阻	19.4	°C/W
R _{θJB}	结至电路板热阻	9.0	°C/W
Ψ _{JT}	结至顶部特征参数	0.3	°C/W
Ψ _{JB}	结至电路板特征参数	9.0	°C/W
R _{θJC(bot)}	结至外壳 (底部) 热阻	3.2	°C/W

(1) 有关新旧热指标的更多信息，请参阅[半导体和 IC 封装热指标](#)应用报告。

7.5 电气特性

T_J = -40°C 至 +150°C，V_{VM} = 4.5V 至 35V (除非另有说明)。典型限值适用于 T_A = 25°C、V_{VM} = 24V

参数	测试条件	最小值	典型值	最大值	单位
电源					
I _{VMQ}	VM 睡眠模式电流	V _{VM} > 6V，nSLEEP = 0，T _A = 25°C	1.5	2.5	μA
		nSLEEP = 0	2.5	5	μA
I _{VMS}	VM 待机模式电流 (降压稳压器已禁用)	nSLEEP = 1，PWM = 0，SPI = “关闭”， BUCK_DIS = 1；	4	10	mA
		V _{VM} > 6V，nSLEEP = 1，PWM = 0， SPI = “关闭”，T _A = 25°C，BUCK_DIS = 1；	4	5	mA
I _{VMS}	VM 待机模式电流 (降压稳压器已启用)	V _{VM} > 6V，nSLEEP = 1，PWM = 0， SPI = “关闭”，I _{BK} = 0，T _A = 25°C， BUCK_DIS = 0；	5	6.5	mA
		nSLEEP = 1，PWM = 0，SPI = “关闭”， I _{BK} = 0，BUCK_DIS = 0；	6	10	mA
I _{VM}	VM 工作模式电流 (降压稳压器已禁用)	V _{VM} > 6V，nSLEEP = 1，f _{PWM} = 25kHz，T _A = 25°C，BUCK_DIS = 1	10	13	mA
		V _{VM} > 6V，nSLEEP = 1，f _{PWM} = 200kHz，T _A = 25°C，BUCK_DIS = 1	18	21	mA
		nSLEEP = 1，f _{PWM} = 25kHz， BUCK_DIS = 1	11	15	mA
		nSLEEP = 1，f _{PWM} = 200kHz， BUCK_DIS = 1	17	24	mA
I _{VM}	VM 工作模式电流 (降压稳压器已启用)	V _{VM} > 6V，nSLEEP = 1，f _{PWM} = 25kHz，T _A = 25°C，BUCK_DIS = 0； BUCK_PS_DIS = 0	11	13	mA
		V _{VM} > 6V，nSLEEP = 1，f _{PWM} = 200kHz，T _A = 25°C，BUCK_DIS = 0； BUCK_PS_DIS = 0	19	22	mA
		nSLEEP = 1，f _{PWM} = 25kHz， BUCK_DIS = 0；BUCK_PS_DIS = 0	12	16	mA
		nSLEEP = 1，f _{PWM} = 200kHz， BUCK_DIS = 0；BUCK_PS_DIS = 0	18	27	mA
V _{AVDD}	模拟稳压器电压	0mA ≤ I _{AVDD} ≤ 30mA	3.1	3.3	3.465 V
I _{AVDD}	外部模拟稳压器负载			30	mA
V _{VCP}	电荷泵稳压器电压	VCP，以 VM 为基准	3.6	4.7	5.2 V

7.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$, $V_{VM} = 4.5\text{V}$ 至 35V (除非另有说明)。典型限值适用于 $T_A = 25^{\circ}\text{C}$ 、 $V_{VM} = 24\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
t_{WAKE}	唤醒时间	$V_{VM} > V_{\text{UVLO}}$, $n\text{SLEEP} = 1$ 以使输出就绪, 且 $n\text{FAULT}$ 已释放			1	ms
t_{SLEEP}	睡眠脉冲时间	$n\text{SLEEP} = 0$ 进入睡眠模式的周期	120			μs
t_{RST}	复位脉冲时间	$n\text{SLEEP} = 0$ 复位故障的周期	20		40	μs
降压稳压器						
V_{BK}	降压稳压器平均电压 ($L_{\text{BK}} = 47\mu\text{H}$, $C_{\text{BK}} = 22\mu\text{F}$) (SPI 器件)	$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 200\text{mA}$, BUCK_SEL = 00b	3.1	3.3	3.5	V
		$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 200\text{mA}$, BUCK_SEL = 01b	4.6	5.0	5.4	V
		$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 200\text{mA}$, BUCK_SEL = 10b	3.7	4.0	4.3	V
		$V_{VM} > 6.7\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 200\text{mA}$, BUCK_SEL = 11b	5.2	5.7	5.8	V
		$V_{VM} < 6.0\text{V}$ (BUCK_SEL = 00b、01b、 10b、11b), $0\text{mA} \leq I_{\text{BK}} \leq 200\text{mA}$		$V_{VM} - I_{\text{BK}} \cdot (R_{\text{LBK}} + 2)$ ⁽¹⁾		V
V_{BK}	降压稳压器平均电压 ($L_{\text{BK}} = 22\mu\text{H}$, $C_{\text{BK}} = 22\mu\text{F}$) (SPI 器件)	$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 50\text{mA}$, BUCK_SEL = 00b	3.1	3.3	3.5	V
		$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 50\text{mA}$, BUCK_SEL = 01b	4.6	5.0	5.4	V
		$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 50\text{mA}$, BUCK_SEL = 10b	3.7	4.0	4.3	V
		$V_{VM} > 6.7\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 50\text{mA}$, BUCK_SEL = 11b	5.2	5.7	5.8	V
		$V_{VM} < 6.0\text{V}$ (BUCK_SEL = 00b、01b、 10b、11b), $0\text{mA} \leq I_{\text{BK}} \leq 50\text{mA}$		$V_{VM} - I_{\text{BK}} \cdot (R_{\text{LBK}} + 2)$ ⁽¹⁾		V
V_{BK}	降压稳压器平均电压 ($R_{\text{BK}} = 22\Omega$, $C_{\text{BK}} = 22\mu\text{F}$) (SPI 器件)	$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 40\text{mA}$, BUCK_SEL = 00b	3.1	3.3	3.5	V
		$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 40\text{mA}$, BUCK_SEL = 01b	4.6	5.0	5.4	V
		$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 40\text{mA}$, BUCK_SEL = 10b	3.7	4.0	4.3	V
		$V_{VM} > 6.7\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 40\text{mA}$, BUCK_SEL = 11b	5.2	5.7	5.8	V
		$V_{VM} < 6.0\text{V}$ (BUCK_SEL = 00b、01b、 10b、11b), $0\text{mA} \leq I_{\text{BK}} \leq 40\text{mA}$		$V_{VM} - I_{\text{BK}} \cdot (R_{\text{BK}} + 2)$ ⁽¹⁾		V
V_{BK}	降压稳压器平均电压 ($L_{\text{BK}} = 47\mu\text{H}$, $C_{\text{BK}} = 22\mu\text{F}$) (硬件器件)	$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 200\text{mA}$	4.6	5.0	5.4	
		$V_{VM} < 6.0\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 200\text{mA}$		$V_{VM} - I_{\text{BK}} \cdot (R_{\text{LBK}} + 2)$ ⁽¹⁾		V
V_{BK}	降压稳压器平均电压 ($L_{\text{BK}} = 22\mu\text{H}$, $C_{\text{BK}} = 22\mu\text{F}$) (硬件器件)	$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 50\text{mA}$	4.6	5.0	5.4	V
		$V_{VM} < 6.0\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 50\text{mA}$		$V_{VM} - I_{\text{BK}} \cdot (R_{\text{LBK}} + 2)$ ⁽¹⁾		V
V_{BK}	降压稳压器平均电压 ($R_{\text{BK}} = 22\Omega$, $C_{\text{BK}} = 22\mu\text{F}$) (硬件器件)	$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 40\text{mA}$	4.6	5.0	5.4	V
		$V_{VM} < 6.0\text{V}$, $0\text{mA} \leq I_{\text{BK}} \leq 40\text{mA}$		$V_{VM} - I_{\text{BK}} \cdot (R_{\text{BK}} + 2)$ ⁽¹⁾		V

7.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$, $V_{VM} = 4.5\text{V}$ 至 35V (除非另有说明)。典型限值适用于 $T_A = 25^{\circ}\text{C}$ 、 $V_{VM} = 24\text{V}$

参数	测试条件	最小值	典型值	最大值	单位
V_{BK_RIP}	降压稳压器纹波电压 $V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{BK} \leq 200\text{mA}$, 带电感器的降压稳压器, $L_{BK} = 47\mu\text{H}$, $C_{BK} = 22\mu\text{F}$	-100		100	mV
	$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{BK} \leq 50\text{mA}$, 带电感器的降压稳压器, $L_{BK} = 22\mu\text{H}$, $C_{BK} = 22\mu\text{F}$	-100		100	mV
	$V_{VM} > 6\text{V}$, $0\text{mA} \leq I_{BK} \leq 50\text{mA}$, 带电阻器的降压稳压器; $R_{BK} = 22\Omega$, $C_{BK} = 22\mu\text{F}$	-100		100	mV
I_{BK}	外部降压稳压器负载 $L_{BK} = 47\mu\text{H}$, $C_{BK} = 22\mu\text{F}$, BUCK_PS_DIS = 1b			200	mA
	$L_{BK} = 47\mu\text{H}$, $C_{BK} = 22\mu\text{F}$, BUCK_PS_DIS = 0b			200 – I_{AVDD}	mA
	$L_{BK} = 22\mu\text{H}$, $C_{BK} = 22\mu\text{F}$, BUCK_PS_DIS = 1b			50	mA
	$L_{BK} = 22\mu\text{H}$, $C_{BK} = 22\mu\text{F}$, BUCK_PS_DIS = 0b			50 – I_{AVDD}	mA
	$R_{BK} = 22\Omega$, $C_{BK} = 22\mu\text{F}$, BUCK_PS_DIS = 1b			40	mA
	$R_{BK} = 22\Omega$, $C_{BK} = 22\mu\text{F}$, BUCK_PS_DIS = 0b			40 – I_{AVDD}	mA
f_{SW_BK}	降压稳压器开关频率 调节模式	20		535	kHz
	线性模式	20		535	kHz
V_{BK_UV}	降压稳压器欠压锁定 (SPI 器件) V_{BK} 上升, BUCK_SEL = 00b	2.7	2.8	2.9	V
	V_{BK} 下降, BUCK_SEL = 00b	2.5	2.6	2.7	V
	V_{BK} 上升, BUCK_SEL = 01b	4.2	4.4	4.55	V
	V_{BK} 下降, BUCK_SEL = 01b	4.0	4.2	4.35	V
	V_{BK} 上升, BUCK_SEL = 10b	2.7	2.8	2.9	V
	V_{BK} 下降, BUCK_SEL = 10b	2.5	2.6	2.7	V
	V_{BK} 上升, BUCK_SEL = 11b	4.2	4.4	4.55	V
	V_{BK} 下降, BUCK_SEL = 11b	4	4.2	4.35	V
V_{BK_UV}	降压稳压器欠压锁定 (硬件器件) V_{BK} 上升	4.2	4.4	4.55	V
V_{BK_UV}	降压稳压器欠压锁定 (硬件器件) V_{BK} 下降	4.0	4.2	4.35	V
$V_{BK_UV_HYS}$	降压稳压器欠压锁定迟滞 上升至下降阈值	90	200	320	mV
I_{BK_CL}	降压稳压器电流限制阈值 (SPI 器件) BUCK_CL = 0b	360	600	900	mA
	BUCK_CL = 1b	80	150	250	mA
I_{BK_CL}	降压稳压器电流限制阈值 (硬件器件)	360	600	900	mA
I_{BK_OCP}	降压稳压器过流保护跳变点	1.6	2.1	3	A
t_{BK_RETRY}	过流保护重试时间	0.7	1	1.3	ms
逻辑电平输入 (BRAKE、DIR、DRVOFF、nSLEEP、PWM、SCLK、SDI)					
V_{IL}	输入逻辑低电平电压	0		0.6	V
V_{IH}	输入逻辑高电平电压 其他引脚	1.5		5.5	V
	nSLEEP	1.6		5.5	V
V_{HYS}	输入逻辑迟滞 其他引脚	180	300	420	mV
	nSLEEP	95	250	420	mV

7.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$, $V_{VM} = 4.5\text{V}$ 至 35V (除非另有说明)。典型限值适用于 $T_A = 25^{\circ}\text{C}$, $V_{VM} = 24\text{V}$

参数	测试条件	最小值	典型值	最大值	单位
I_{IL}	输入逻辑低电平电流 V_{PIN} (引脚电压) = 0V	-1.6		1	μA
I_{IH}	输入逻辑高电平电流 $n\text{SLEEP}$, V_{PIN} (引脚电压) = 5V	10		30	μA
	其他引脚, V_{PIN} (引脚电压) = 5V	30		75	μA
R_{PD}	输入下拉电阻 $n\text{SLEEP}$	150	200	425	$\text{k}\Omega$
	其他引脚	70	100	130	$\text{k}\Omega$
C_{ID}	输入电容值		30		pF
逻辑电平输入 (nSCS)					
V_{IL}	输入逻辑低电平电压	0		0.6	V
V_{IH}	输入逻辑高电平电压	1.5		5.5	V
V_{HYS}	输入逻辑迟滞	180	300	420	mV
I_{IL}	输入逻辑低电平电流 V_{PIN} (引脚电压) = 0V			75	μA
I_{IH}	输入逻辑高电平电流 V_{PIN} (引脚电压) = 5V	-1		66	μA
R_{PU}	输入上拉电阻	80	100	130	$\text{k}\Omega$
C_{ID}	输入电容值		30		pF
四电平输入 (SLEW)					
V_{L1}	输入模式 1 电压 连接至 AGND	0		$0.2 \cdot \text{AVD}_D$	V
V_{L2}	输入模式 2 电压 高阻态	$0.27 \cdot \text{AV}_{DD}$	$0.5 \cdot \text{AV}_{DD}$	$0.52 \cdot \text{AV}_{DD}$	V
V_{L3}	输入模式 3 电压 $47\text{k}\Omega \pm 5\%$ 连接至 AVDD	$0.62 \cdot \text{AV}_{DD}$	$0.75 \cdot \text{AV}_{DD}$	$0.88 \cdot \text{AV}_{DD}$	V
V_{L4}	输入模式 4 电压 连接至 AVDD	$0.97 \cdot \text{AV}_{DD}$		AVDD	V
R_{PU}	输入上拉电阻 至 AVDD	70	100	130	$\text{k}\Omega$
R_{PD}	输入下拉电阻 至 AGND	70	100	130	$\text{k}\Omega$
七电平输入 (ADVANCE、MODE)					
V_{L1}	输入模式 1 电压 连接至 AGND	0		$0.06 \cdot \text{AV}_{DD}$	V
V_{L2}	输入模式 2 电压 $22\text{k}\Omega \pm 5\%$ 至 AGND	$0.13 \cdot \text{AV}_{DD}$	$0.15 \cdot \text{AV}_{DD}$	$0.2 \cdot \text{AV}_D$	V
V_{L3}	输入模式 3 电压 $100\text{k}\Omega \pm 5\%$ 至 AGND	$0.27 \cdot \text{AV}_{DD}$	$0.33 \cdot \text{AV}_{DD}$	$0.38 \cdot \text{AV}_{DD}$	V
V_{L4}	输入模式 4 电压 高阻态	$0.47 \cdot \text{AV}_{DD}$	$0.5 \cdot \text{AV}_{DD}$	$0.52 \cdot \text{AV}_{DD}$	V
V_{L5}	输入模式 5 电压 $100\text{k}\Omega \pm 5\%$ 至 AVDD	$0.62 \cdot \text{AV}_{DD}$	$0.66 \cdot \text{AV}_{DD}$	$0.7 \cdot \text{AV}_D$	V
V_{L6}	输入模式 6 电压 $22\text{k}\Omega \pm 5\%$ 至 AVDD	$0.8 \cdot \text{AV}_D$	$0.84 \cdot \text{AV}_{DD}$	$0.88 \cdot \text{AV}_{DD}$	V
V_{L7}	输入模式 7 电压 连接至 AVDD	$0.97 \cdot \text{AV}_{DD}$		AVDD	V
R_{PU}	输入上拉电阻 至 AVDD	80	100	120	$\text{k}\Omega$
R_{PD}	输入下拉电阻 至 AGND	80	100	120	$\text{k}\Omega$
开漏输出 (FGOUT、nFAULT)					
V_{OL}	输出逻辑低电压 $I_{OD} = 5\text{mA}$			0.4	V
I_{OH}	输出逻辑高电流 $V_{OD} = 5\text{V}$	-1		1	μA
C_{OD}	输出电容			30	pF
推挽式输出 (SDO)					

7.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$, $V_{VM} = 4.5\text{V}$ 至 35V (除非另有说明)。典型限值适用于 $T_A = 25^{\circ}\text{C}$, $V_{VM} = 24\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
V_{OL}	输出逻辑低电压	$I_{OP} = 5\text{mA}$	0		0.4	V
V_{OH}	输出逻辑高电压	$I_{OP} = 5\text{mA}$	2.2		5.5	V
I_{OL}	输出逻辑低电平漏电流	$V_{OP} = 0\text{V}$	-1		1	μA
I_{OH}	输出逻辑高电平漏电流	$V_{OP} = 5\text{V}$	-1		1	μA
C_{OD}	输出电容				30	pF
驱动器输出						
$R_{DS(ON)}$	MOSFET 总导通电阻 (高侧 + 低侧)	$V_{VM} > 6\text{V}$, $I_{OUT} = 1\text{A}$, $T_A = 25^{\circ}\text{C}$		275	295	m Ω
		$V_{VM} < 6\text{V}$, $I_{OUT} = 1\text{A}$, $T_A = 25^{\circ}\text{C}$		285	305	m Ω
		$V_{VM} > 6\text{V}$, $I_{OUT} = 1\text{A}$, $T_J = 150^{\circ}\text{C}$		415	455	m Ω
		$V_{VM} < 6\text{V}$, $I_{OUT} = 1\text{A}$, $T_J = 150^{\circ}\text{C}$		425	465	m Ω
SR	相位引脚压摆率从低切换到高 (从 20% 上升到 80%)	$V_{VM} = 24\text{V}$, SLEW = 00b 或 SLEW 引脚连接至 AGND	15	25	45	V/us
		$V_{VM} = 24\text{V}$, SLEW = 01b 或 SLEW 引脚处于高阻态	30	50	80	V/us
		$V_{VM} = 24\text{V}$, SLEW = 10b 或 SLEW 引脚连接至 47k Ω +/- 5% 至 AVDD	80	125	210	V/us
		$V_{VM} = 24\text{V}$, SLEW = 11b 或 SLEW 引脚连接至 AVDD	130	200	315	V/us
SR	相位引脚压摆率从高切换到低 (从 80% 下降到 20%)	$V_{VM} = 24\text{V}$, SLEW = 00b 或 SLEW 引脚连接至 AGND	15	25	50	V/us
		$V_{VM} = 24\text{V}$, SLEW = 01b 或 SLEW 引脚处于高阻态	30	50	95	V/us
		$V_{VM} = 24\text{V}$, SLEW = 10b 或 SLEW 引脚连接至 47k Ω +/- 5% 至 AVDD	80	125	235	V/us
		$V_{VM} = 24\text{V}$, SLEW = 11b 或 SLEW 引脚连接至 AVDD	130	200	345	V/us
I_{LEAK}	OUTx 上的漏电流	$V_{OUTx} = V_{VM}$, nSLEEP = 1			5	mA
	OUTx 上的漏电流	$V_{OUTx} = 0\text{V}$, nSLEEP = 1			1	μA
t_{DEAD}	输出死区时间	$V_{VM} = 24\text{V}$, SR = 25V/ μs , HS 驱动器开启到 LS 驱动器关闭		1800	3400	ns
		$V_{VM} = 24\text{V}$, SR = 50V/ μs , HS 驱动器开启到 LS 驱动器关闭		1100	1550	ns
		$V_{VM} = 24\text{V}$, SR = 125V/ μs , HS 驱动器开启到 LS 驱动器关闭		650	1000	ns
		$V_{VM} = 24\text{V}$, SR = 200V/ μs , HS 驱动器开启到 LS 驱动器关闭		500	750	ns
t_{PD}	传播延迟	$V_{VM} = 24\text{V}$, PWM = 1 到 OUTx 转换, SR = 25V/ μs		2000	4550	ns
		$V_{VM} = 24\text{V}$, PWM = 1 到 OUTx 转换, SR = 50V/ μs		1200	2150	ns
		$V_{VM} = 24\text{V}$, PWM = 1 到 OUTx 转换, SR = 125V/ μs		800	1350	ns
		$V_{VM} = 24\text{V}$, PWM = 1 到 OUTx 转换, SR = 200V/ μs		650	1050	ns
t_{MIN_PULSE}	最小输出脉冲宽度	SR = 200V/ μs	600			ns
霍尔比较器						
V_{ICM}	输入共模电压 (霍尔)		0.5		AVDD – 1.2	V

7.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$, $V_{VM} = 4.5\text{V}$ 至 35V (除非另有说明)。典型限值适用于 $T_A = 25^{\circ}\text{C}$, $V_{VM} = 24\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
V _{HYS}	电压迟滞 (SPI 器件)	HALL_HYS = 0	1.5	5	8	mV
		HALL_HYS = 1	35	50	80	mV
	电压迟滞 (硬件器件)		1.5	5	8	mV
ΔV _{HYS}	霍尔比较器迟滞差值	在霍尔 A、霍尔 B 和霍尔 C 比较器之间	−8		8	mV
V _{H(MIN)}	最小霍尔差分电压		40			mV
I _I	输入漏电流	HPX = HNX = 0V	-1		1	μA
t _{HDG}	霍尔抗尖峰脉冲时间		0.6	1.15	1.7	μs
t _{E_HDG}	霍尔使能抗尖峰脉冲时间	上电期间		1.4		μs
逐周期电流限制						
V _{ILIM}	逐周期电流限制条件下 ILIM 引脚上的电压		AVDD/2	AVDD/2−0.32		V
I _{LIMIT}	与 ILIM 引脚电压范围对应的电流限制		电流限制已禁用		4	A
I _{LIM_AC}	电流限制准确度 ⁽²⁾	I _{LIMIT} ≥ 1A	-14		14	%
t _{BLANK}	逐周期电流限制消隐时间			5		μs
超前角						
θ _{ADV}	超前角设置 (SPI 器件)	ADVANCE_LVL = 000 b		0	1	°
		ADVANCE_LVL = 001 b	3	4	5	°
		ADVANCE_LVL = 010 b	6	7	8	°
		ADVANCE_LVL = 011 b	10	11	12	°
		ADVANCE_LVL = 100 b	13.5	15	16.5	°
		ADVANCE_LVL = 101 b	18	20	22	°
		ADVANCE_LVL = 110 b	22.5	25	27.5	°
		ADVANCE_LVL = 111 b	27	30	33	°
θ _{ADV}	超前角设置 (硬件器件)	超前引脚连接至 AGND		0	1	°
		超前引脚连接至 22kΩ ± 5% 至 AGND	3	4	5	°
		超前引脚连接至 100kΩ ± 5% 至 AGND	10	11	12	°
		超前引脚处于高阻态	13.5	15	16.5	°
		超前引脚连接至 100kΩ ± 5% 至 AVDD	18	20	22	°
		超前引脚连接至 22kΩ ± 5% 至 AVDD	22.5	25	27.5	°
		超前引脚连接至 AVDD	27	30	33	°
		保护电路				
V _{UVLO}	电源欠压锁定 (UVLO)	VM 上升	4.3	4.4	4.5	V
		VM 下降	4.1	4.2	4.3	V
V _{UVLO_HYS}	电源欠压锁定迟滞	上升至下降阈值	140	200	350	mV
t _{UVLO}	电源欠压抗尖峰脉冲时间		3	5	7	μs
V _{OVP}	电源过压保护 (OVP) (SPI 器件)	电源电压上升, OVP_EN = 1, OVP_SEL = 0	32.5	34	35	V
		电源电压下降, OVP_EN = 1, OVP_SEL = 0	31.8	33	34.3	V
		电源电压上升, OVP_EN = 1, OVP_SEL = 1	20	22	23	V
		电源电压下降, OVP_EN = 1, OVP_SEL = 1	19	21	22	V

7.5 电气特性 (续)

$T_J = -40^{\circ}\text{C}$ 至 $+150^{\circ}\text{C}$, $V_{VM} = 4.5\text{V}$ 至 35V (除非另有说明)。典型限值适用于 $T_A = 25^{\circ}\text{C}$, $V_{VM} = 24\text{V}$

参数		测试条件	最小值	典型值	最大值	单位
V_{OVP_HYS}	电源过压保护 (OVP) (SPI 器件)	上升至下降阈值, $OVP_SEL = 1$	0.9	1	1.1	V
		上升至下降阈值, $OVP_SEL = 0$	0.7	0.8	0.9	V
t_{OVP}	电源过压抗尖峰脉冲时间		2.5	5	7	μs
V_{CPUV}	电荷泵欠压锁定 (高于 V_M)	电源上升	2.3	2.5	2.7	V
		电源下降	2.2	2.4	2.6	V
V_{CPUV_HYS}	电荷泵 UVLO 迟滞	上升至下降阈值	75	100	140	mV
V_{AVDD_UV}	模拟稳压器欠压锁定	电源上升	2.7	2.85	3	V
		电源下降	2.4	2.65	2.8	V
$V_{AVDD_UV_HYS}$	模拟稳压器欠压锁定迟滞	上升至下降阈值	180	200	240	mV
I_{OCP}	过流保护跳变点 (SPI 器件)	$OCP_LVL = 0b$	5.5	9	12	A
		$OCP_LVL = 1b$	9	13	18	A
	过流保护跳变点 (硬件器件)		5.5	9	12	A
t_{OCP}	过流保护抗尖峰脉冲时间 (SPI 器件)	$OCP_DEG = 00b$	0.02	0.2	0.4	μs
		$OCP_DEG = 01b$	0.2	0.6	1.2	μs
		$OCP_DEG = 10b$	0.5	1.2	1.8	μs
		$OCP_DEG = 11b$	0.9	1.6	2.5	μs
	过流保护抗尖峰脉冲时间 (硬件器件)		0.2	0.6	1.2	μs
t_{RETRY}	过流保护重试时间 (SPI 器件)	$OCP_RETRY = 0$	4	5	6	ms
		$OCP_RETRY = 1$	425	500	575	ms
t_{MTR_LOCK}	电机锁定检测时间 (SPI 器件)	$MOTOR_LOCK_TDET = 00b$	270	300	330	ms
		$MOTOR_LOCK_TDET = 01b$	450	500	550	ms
		$MOTOR_LOCK_TDET = 10b$	900	1000	1100	ms
		$MOTOR_LOCK_TDET = 11b$	4500	5000	5500	ms
t_{MTR_LOCK}	电机锁定检测时间 (硬件器件)		900	1000	1100	ms
$t_{MTR_LOCK_RETRY}$	电机锁定重试时间 (SPI 器件)	$MOTOR_LOCK_RETRY = 0b$	450	500	550	ms
		$MOTOR_LOCK_RETRY = 1b$	4500	5000	5500	ms
$t_{MTR_LOCK_RETRY}$	电机锁定重试时间 (硬件器件)		450	500	550	ms
T_{OTW}	热警告温度	内核温度 (T_J)	135	145	155	$^{\circ}\text{C}$
T_{OTW_HYS}	热警告迟滞	内核温度 (T_J)	15	20	30	$^{\circ}\text{C}$
T_{TSD}	热关断温度 (降压)	内核温度 (T_J)	170	180	190	$^{\circ}\text{C}$
T_{TSD_HYS}	热关断迟滞 (降压)	内核温度 (T_J)	15	20	30	$^{\circ}\text{C}$
T_{TSD_FET}	热关断温度 (FET)	内核温度 (T_J)	165	175	185	$^{\circ}\text{C}$
$T_{TSD_FET_HYS}$	热关断迟滞 (FET)	内核温度 (T_J)	15	20	30	$^{\circ}\text{C}$

(1) R_{LBK} 为电感器 L_{BK} 的阻值

(2) 电流限制精度取决于消隐时间、电机参数和 V_M

7.6 SPI 时序要求

		最小值	标称值	最大值	单位
t_{READY}	上电后 SPI 就绪			1	ms
t_{HI_nSCS}	nSCS 最短高电平时间	300			ns

7.6 SPI 时序要求 (续)

		最小值	标称值	最大值	单位
t_{SU_nSCS}	nSCS 输入设置时间	25			ns
t_{HD_nSCS}	nSCS 输入保持时间	25			ns
t_{SCLK}	SCLK 最小周期	100			ns
t_{SCLKH}	SCLK 最短高电平时间	50			ns
t_{SCLKL}	SCLK 最短低电平时间	50			ns
t_{SU_SDI}	SDI 输入数据设置时间	25			ns
t_{HD_SDI}	SDI 输入数据保持时间	25			ns
t_{DLY_SDO}	SDO 输出数据延迟时间			25	ns
t_{EN_SDO}	SDO 启用延迟时间			50	ns
t_{DIS_SDO}	SDO 禁用延迟时间			50	ns

7.7 SPI 次级器件模式时序

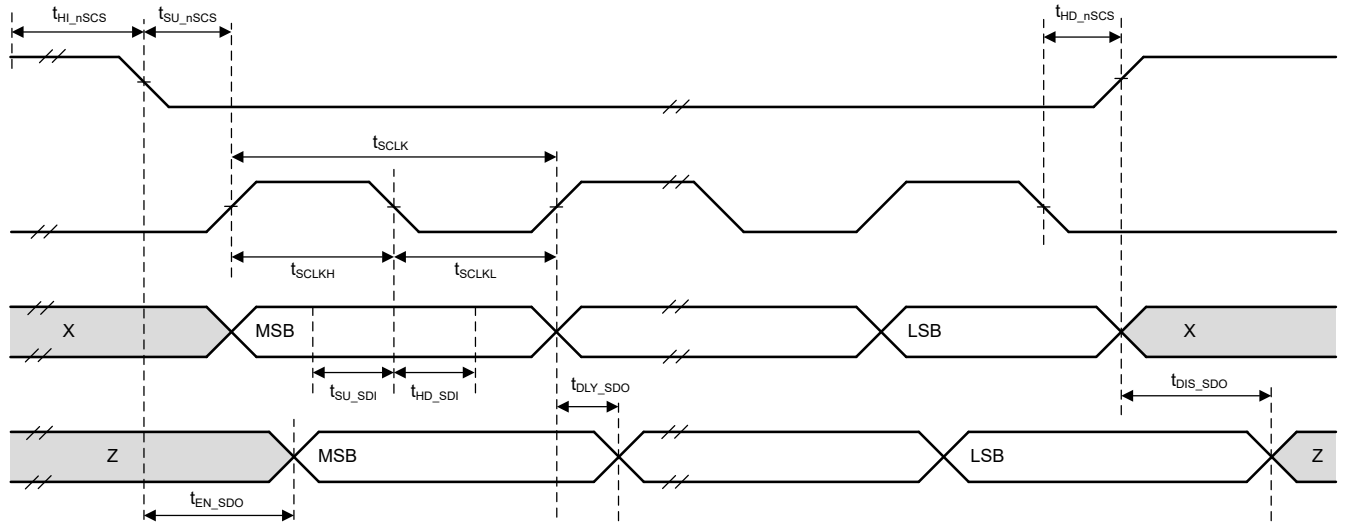


图 7-1. SPI 辅助器件模式时序图

7.8 典型特性

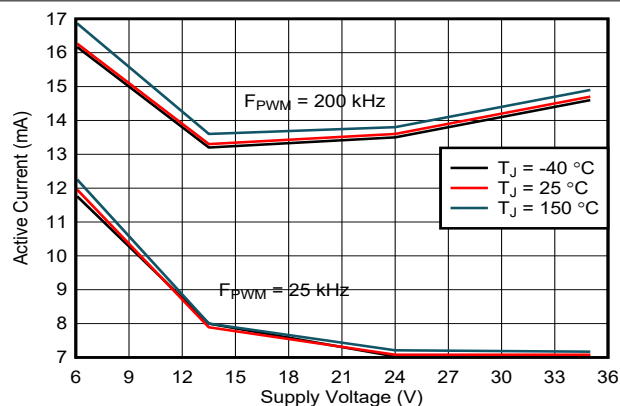


图 7-2. 电源电流与电源电压间的关系

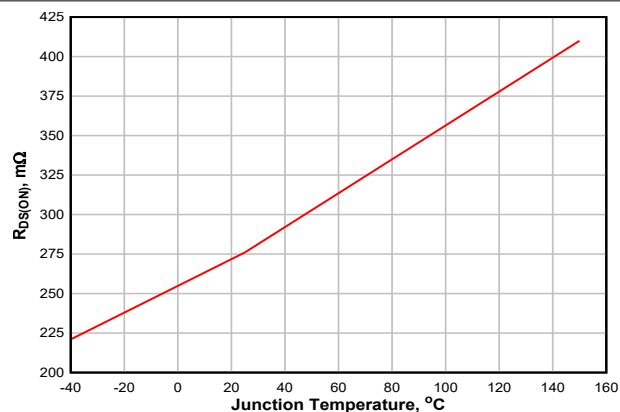


图 7-3. MOSFET 在温度范围内的 $R_{DS(ON)}$ (高侧和低侧组合)

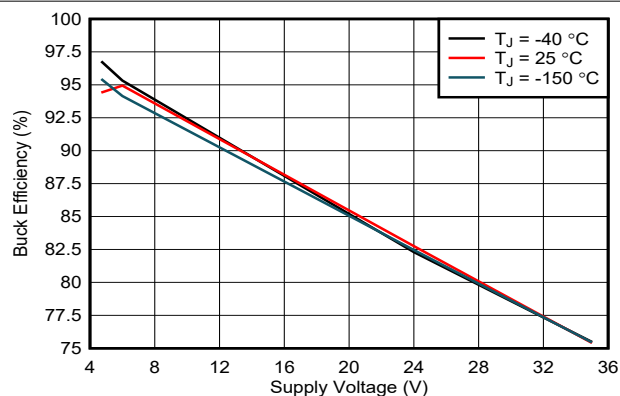


图 7-4. 降压稳压器在电源电压下的效率

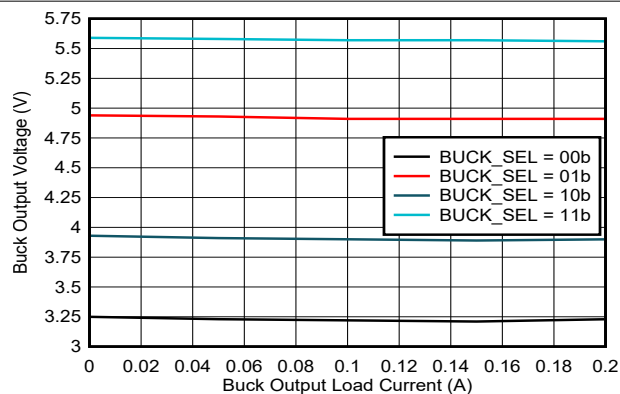


图 7-5. 降压稳压器输出电压随负载电流的变化

8 详细说明

8.1 概述

MCT8315Z 器件是一款集成式 275mΩ (高侧和低侧 MOSFET 的导通状态电阻) 驱动器, 适用于三相电机驱动应用。该器件通过集成三个半桥 MOSFET、栅极驱动器、电荷泵、以及用于外部负载的线性稳压器和降压稳压器, 降低了系统元件数量、成本和复杂性。标准的串行外设接口 (SPI) 提供了一种简单的方法, 可通过外部微控制器配置各种器件设置和读取故障诊断信息。另外, 硬件接口 (引脚) 型号允许通过固定的外部电阻器来配置更常用的设置。

该架构使用内部状态机来防止发生短路事件, 并防止内部功率 MOSFET 产生 dv/dt 寄生导通。

MCT8315Z 器件集成了三相含传感器梯形换向, 可使用模拟或数字霍尔传感器进行位置检测。

除了高度的器件集成之外, MCT8315Z 还提供广泛的集成保护功能。这些特性包括电源欠压锁定 (UVLO)、电荷泵欠压锁定 (CPUV)、过流保护 (OCP)、AVDD 欠压锁定 (AVDD_UV)、降压稳压器 UVLO 以及过热警告和关断 (OTW 和 TSD)。故障事件由 nFAULT 引脚指示, 可在 SPI 型号的 SPI 寄存器中获得详细信息。

MCT8315ZR、MCT8315ZT 和 MCT8315ZH 器件采用 0.5mm 引脚间距、WQFN 表面贴装封装。WQFN 封装尺寸为 6mm × 4mm。

8.2 功能方框图

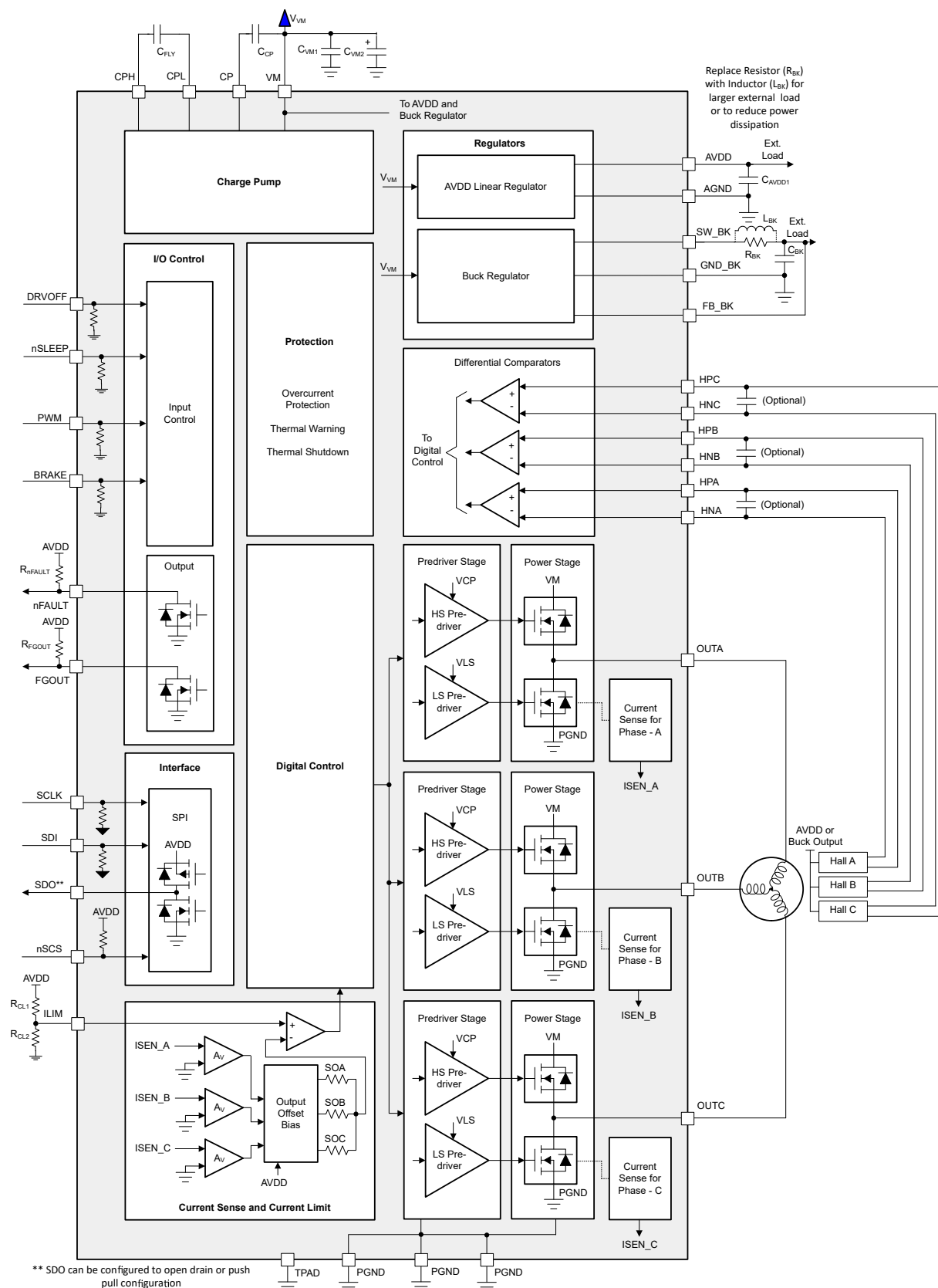


图 8-1. MCT8315ZR 方框图

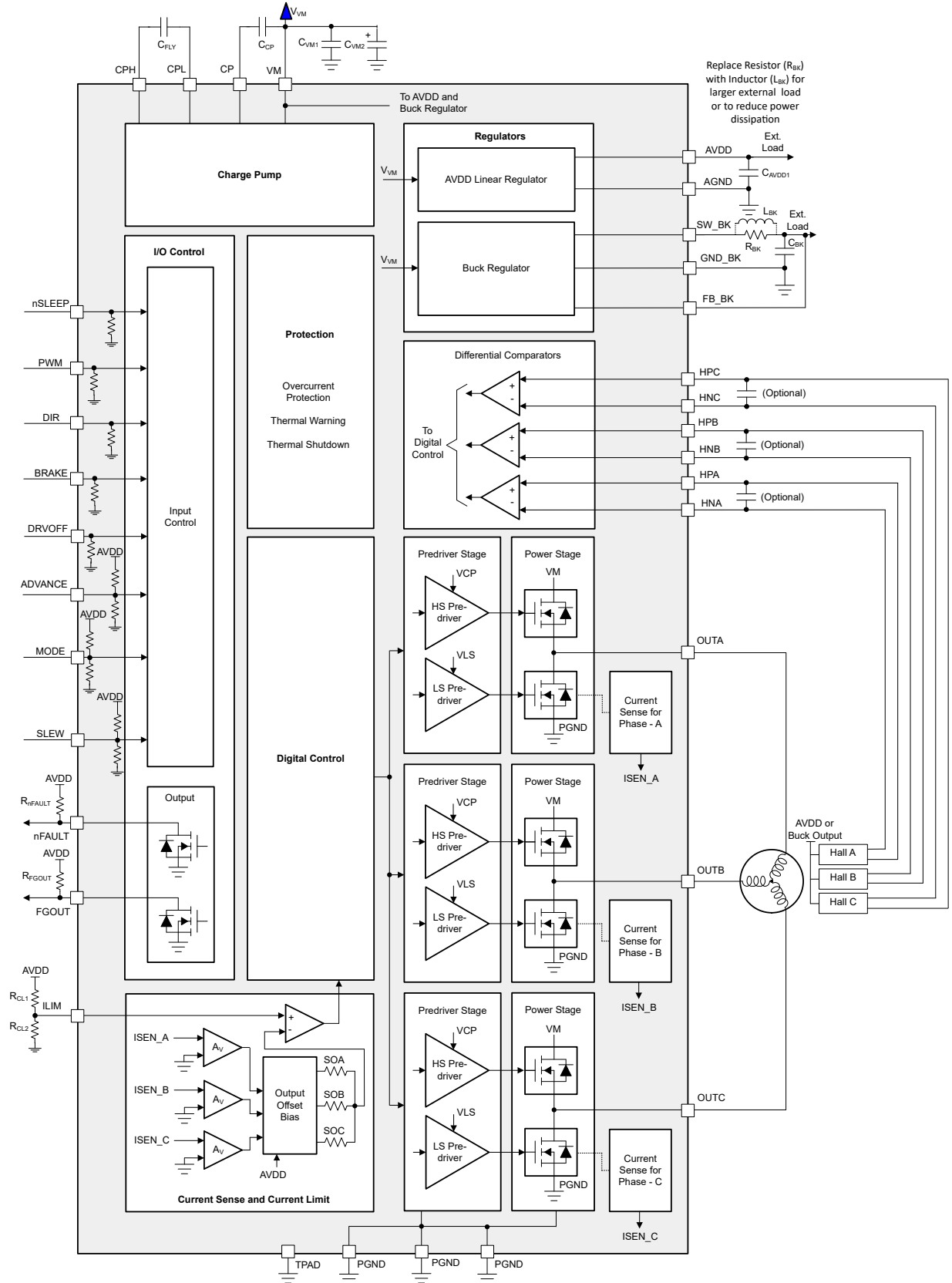


图 8-2. MCT8315ZH 方框图

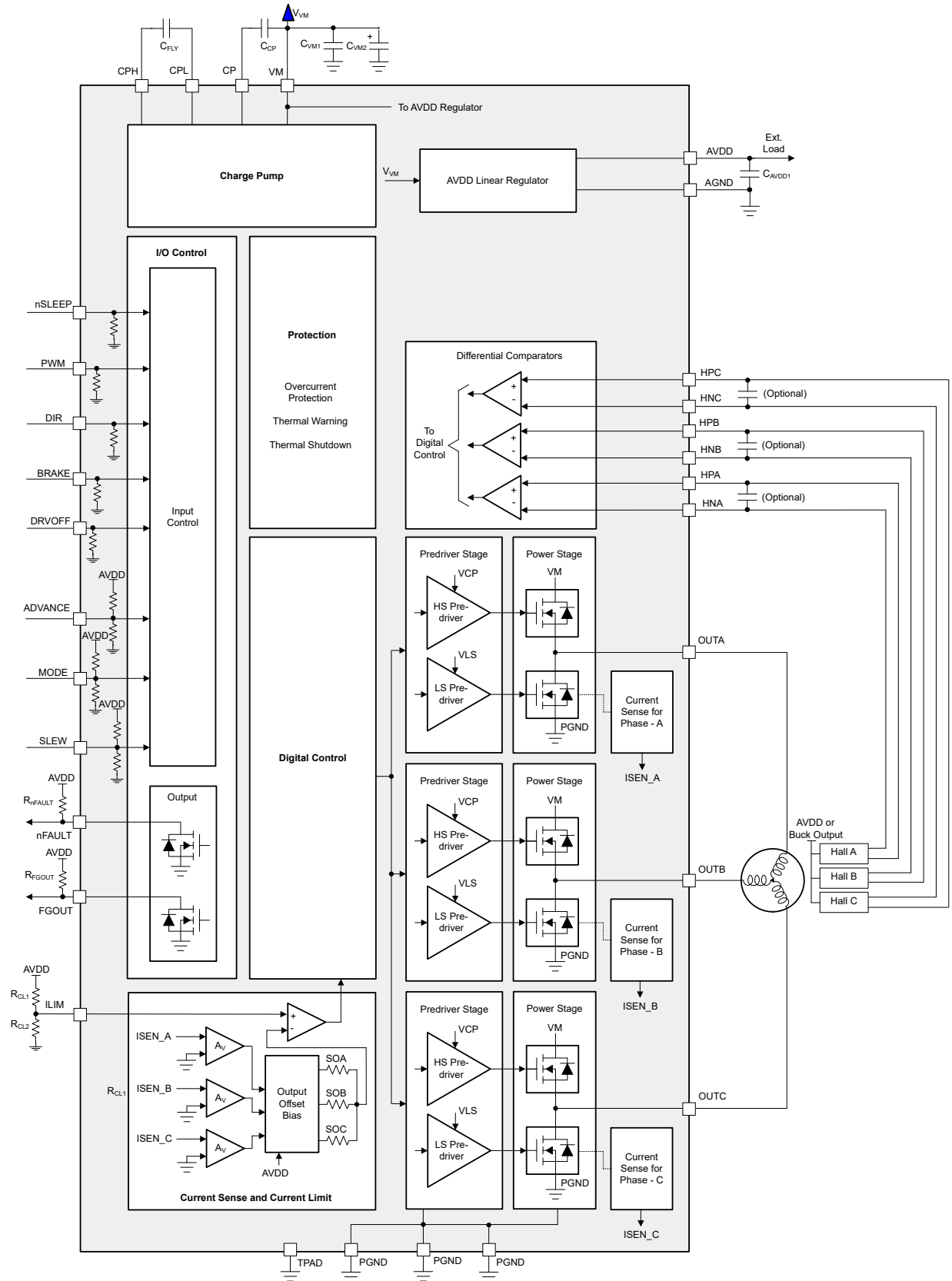


图 8-3. MCT8315ZT 方框图

8.3 特性说明

表 8-1 列出了驱动器的外部元件的建议值。

表 8-1. MCT8315Z 外部元件

元件	引脚 1	引脚 2	推荐
C_{VM1}	VM	PGND	X5R 或 X7R, 0.1 μ F, TI 建议电容器的电压等级至少是其正常工作电压的两倍
C_{VM2}	VM	PGND	$\geq 10\mu$ F, TI 建议电容器的电压等级至少是其正常工作电压的两倍
C_{CP}	CP	VM	X5R 或 X7R, 16V、1 μ F 电容器
C_{FLY}	CPH	CPL	X5R 或 X7R, 47nF, TI 建议电容器的电压等级至少是引脚正常工作电压的两倍
C_{AVDD}	AVDD	AGND	X5R 或 X7R, 1 μ F, $\geq 6.3V$ 。为了让 AVDD 准确调节输出电压, 电容器在工作温度范围内的 3.3V 下应具有 0.7 μ F 至 1.3 μ F 的有效电容。
C_{BK}	FB_BK	GND_BK	X5R 或 X7R, 22 μ F, 降压输出等级电容器。TI 建议电容器的电压等级至少是引脚正常工作电压的两倍
L_{BK}	SW_BK	FB_BK	输出电感器
R_{nFAULT}	VCC	nFAULT	5.1k Ω 上拉电阻器
R_{MODE}	模式	AGND 或 AVDD	MCT8315Z 硬件接口
R_{SLEW}	SLEW	AGND 或 AVDD	MCT8315Z 硬件接口
$R_{ADVANCE}$	ADVANCE	AGND 或 AVDD	MCT8315Z 硬件接口
C_{ILIM}	ILIM	AGND	X5R 或 X7R, 0.1 μ F、额定电压为 AVDD 的电容器 (可选)

备注

TI 建议在 nFAULT 上连接上拉电阻器 (即使不使用它), 以避免意外进入内部测试模式。如果使用外部电源上拉 nFAULT, 请确保上电时将它拉至 $>2.2V$, 否则器件将进入内部测试模式。

8.3.1 输出级

MCT8315Z 器件包含一个以三相 H 桥配置连接的集成式 275m Ω (组合式高侧和低侧 FET 的导通状态电阻) NMOS FET。倍增电荷泵可在宽工作电压范围内为高侧 NMOS FET 提供适合的栅极偏置电压, 此外还提供 100% 占空比支持。内部线性稳压器为低侧 MOSFET 提供栅极偏置电压。该器件具有两个 VM 电机电源引脚, 这些引脚一起连接到电机电源电压。

8.3.2 PWM 控制模式 (1x PWM 模式)

MCT8315Z 系列器件提供七种不同的控制模式, 来支持各种换向和控制方法。MCT8315Z 器件提供 1x PWM 控制模式, 以梯形电流控制模式驱动 BLDC 电机。MCT8315Z 器件使用内部存储的 6 步阻塞换向表。该功能允许使用来自简单控制器的单个 PWM 控制三相 BLDC 电机。该 PWM 施加在 PWM 引脚上, 可确定半桥的输出频率和占空比。

MCT8315Z 系列器件通过更改模式输入设置来支持模拟和数字霍尔输入。差分霍尔输入应连接到 HPx 和 HNx 引脚 (请参阅图 8-4)。数字霍尔输入应连接到 HPx 引脚, 同时保持 HNx 引脚悬空 (请参阅图 8-5)。

半桥输出状态由模拟模式下的 HPA、HNA、HPB、HNB、HPC 和 HNC 引脚以及数字模式下的 HPA、HPB、HPC 引脚管理, 这些引脚用作状态逻辑输入。状态输入是 BLDC 电机的位置反馈。1x PWM 模式通常以同步整流 (低侧 MOSFET 再循环) 运行; 但是, 可以将该模式配置为使用异步整流 (MOSFET 体二极管续流), 如下所示

表 8-2. PWM_MODE 配置

MODE 类型	MODE 引脚 (硬件型号)	霍尔配置	调制	ASR 和 AAR 模式
模式 1	连接到 AGND	模拟霍尔输入	异步	ASR 和 AAR 已禁用
模式 2	通过 R_{MODE1} 连接到 AGND	数字霍尔输入	异步	ASR 和 AAR 已禁用
模式 3	通过 R_{MODE2} 连接到 AGND	模拟霍尔输入	同步	ASR 和 AAR 已禁用
模式 4	高阻态	数字霍尔输入	同步	ASR 和 AAR 已禁用
模式 5	通过 R_{MODE2} 连接到 AVDD	模拟霍尔输入	同步	ASR 和 AAR 已启用
模式 6	通过 R_{MODE1} 连接到 AVDD	数字霍尔输入	同步	ASR 和 AAR 已启用
模式 7	连接到 AVDD			

备注

德州仪器 (TI) 不建议在功率 MOSFET 运行期间更改 MODE 引脚或 PWM_MODE 寄存器。在更改 PWM_MODE 寄存器之前，将 PWM 设置为低电平。

8.3.2.1 模拟霍尔输入配置

图 8-4 显示了模拟霍尔输入与驱动器的连接。模拟霍尔元件被馈送到霍尔比较器，其中过零用于生成换向逻辑。

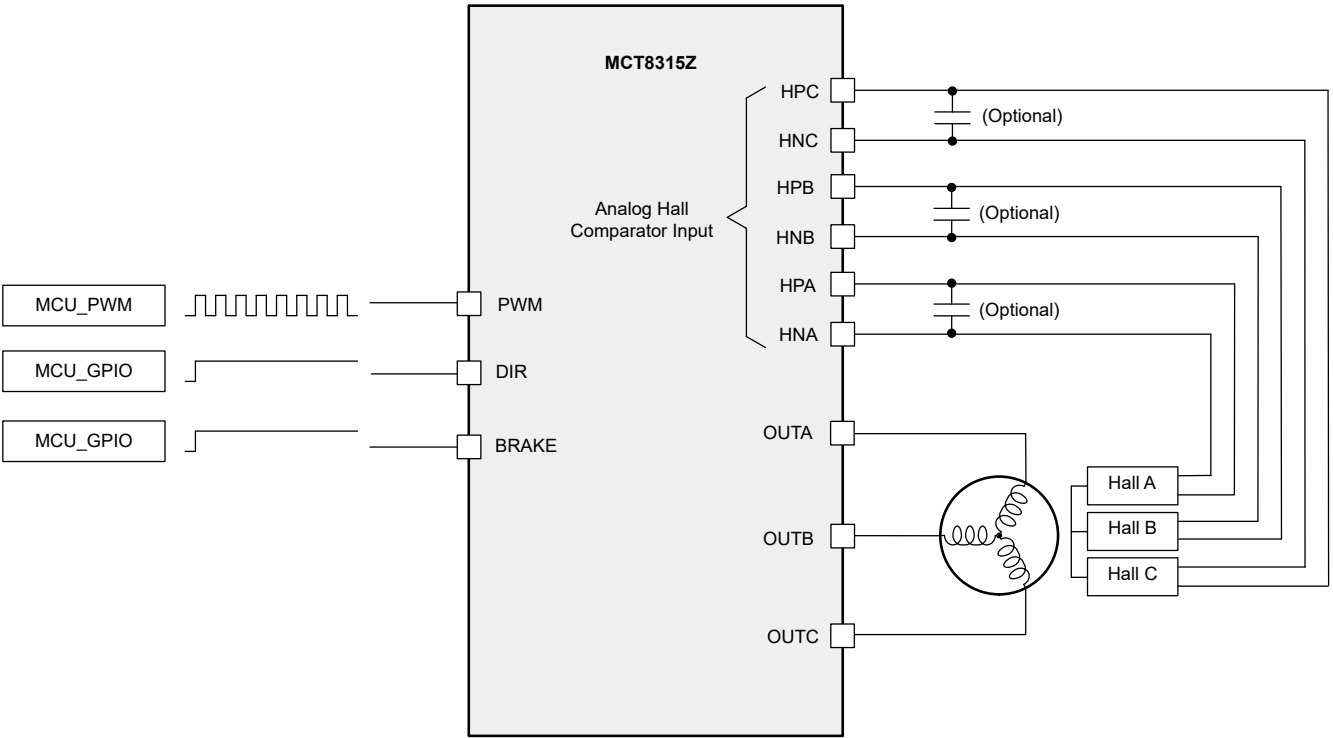


图 8-4. 具有模拟霍尔输入的 1x PWM 模式

备注

德州仪器 (TI) 建议在电机静止时改变电机方向 (DIR)。

8.3.2.2 数字霍尔输入配置

图 8-5 显示了数字霍尔输入与驱动器的连接。

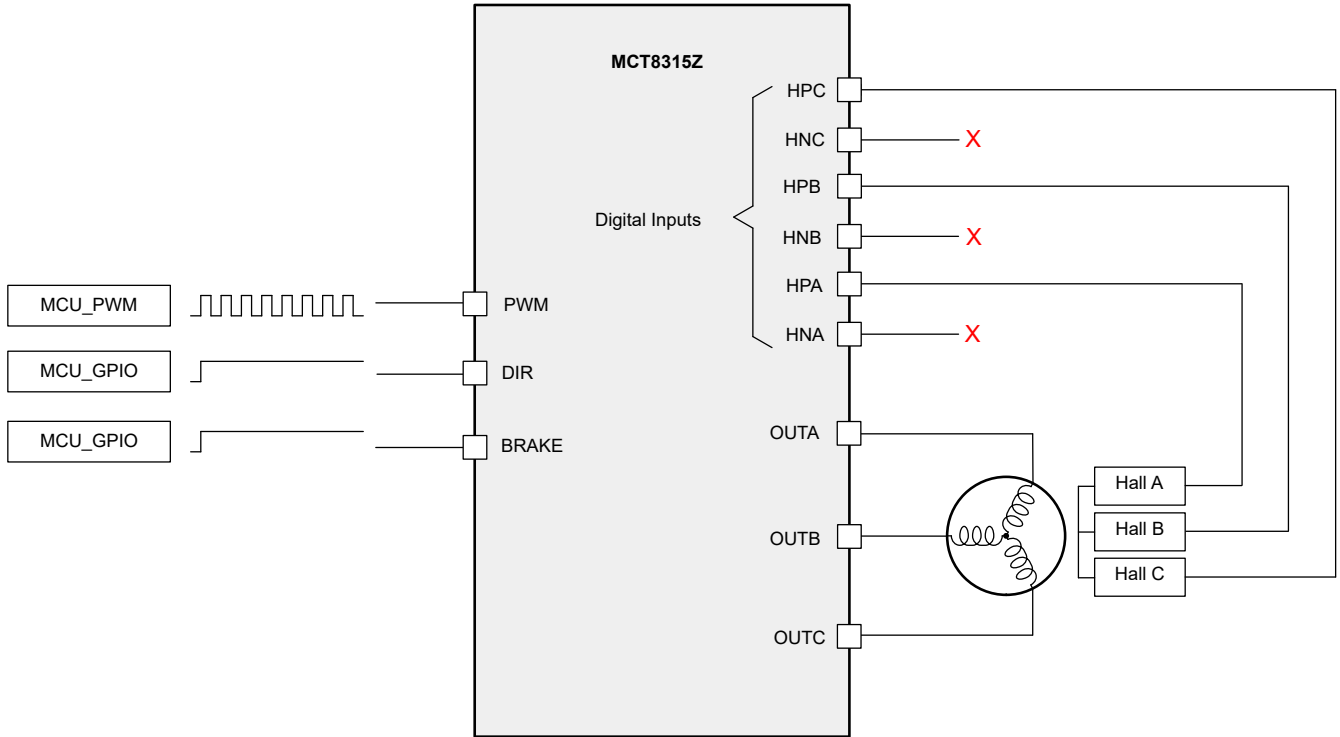


图 8-5. 具有数字霍尔输入的 1x PWM 模式

8.3.2.3 异步调制

DIR 引脚以顺时针或逆时针方向控制 BLDC 电机的方向。如果不需要该特性，请将 DIR 引脚保持在低电平。

BRAKE 输入通过在其被拉至高电平时关断所有高侧 MOSFET 并开启所有低侧 MOSFET 来停止电机。该制动器不受其他输入引脚状态的影响。如果不需要该特性，请将 BRAKE 引脚保持在低电平。

表 8-3 显示了 1x PWM 模式下的异步调制配置。

表 8-3. 异步调制

霍尔输入							驱动器输出						
状态	DIR = 0			DIR = 1			A 相		B 相		C 相		说明
	HALL_A /HPA	HALL_B /HPB	HALL_C /HPC	HALL_A /HPA	HALL_B /HPB	HALL_C /HPC	高侧	低侧	高侧	低侧	高侧	低侧	
停止	0	0	0	0	0	0	L	L	L	L	L	L	停止
对齐	1	1	1	1	1	1	PWM	L	L	H	L	H	对齐
1	1	1	0	0	0	1	L	L	PWM	L	L	H	B → C
2	1	0	0	0	1	1	PWM	L	L	L	L	H	A → C
3	1	0	1	0	1	0	PWM	L	L	H	L	L	A → B
4	0	0	1	1	1	0	L	L	L	H	PWM	L	C → B
5	0	1	1	1	0	0	L	H	L	L	PWM	L	C → A
6	0	1	0	1	0	1	L	H	PWM	L	L	L	B → A

8.3.2.4 同步调制

表 8-4 展示了 1x PWM 模式下的同步调制配置。

表 8-4. 同步调制

霍尔输入							驱动器输出						
状态	DIR = 0			DIR = 1			A 相		B 相		C 相		说明
	HALL_A /HPA	HALL_B /HPB	HALL_C /HPC	HALL_A /HPA	HALL_B /HPB	HALL_C /HPC	高侧	低侧	高侧	低侧	高侧	低侧	
停止	0	0	0	0	0	0	L	L	L	L	L	L	停止
对齐	1	1	1	1	1	1	PWM	!PWM	L	H	L	H	对齐
1	1	1	0	0	0	1	L	L	PWM	!PWM	L	H	B → C
2	1	0	0	0	1	1	PWM	!PWM	L	L	L	H	A → C
3	1	0	1	0	1	0	PWM	!PWM	L	H	L	L	A → B
4	0	0	1	1	1	0	L	L	L	H	PWM	!PWM	C → B
5	0	1	1	1	0	0	L	H	L	L	PWM	!PWM	C → A
6	0	1	0	1	0	1	L	H	PWM	!PWM	L	L	B → A

8.3.2.5 电机运行

图 8-6 和图 8-7 展示了方向设置 (DIR) 分别为 0 和 1 时的 BLDC 电机换向。

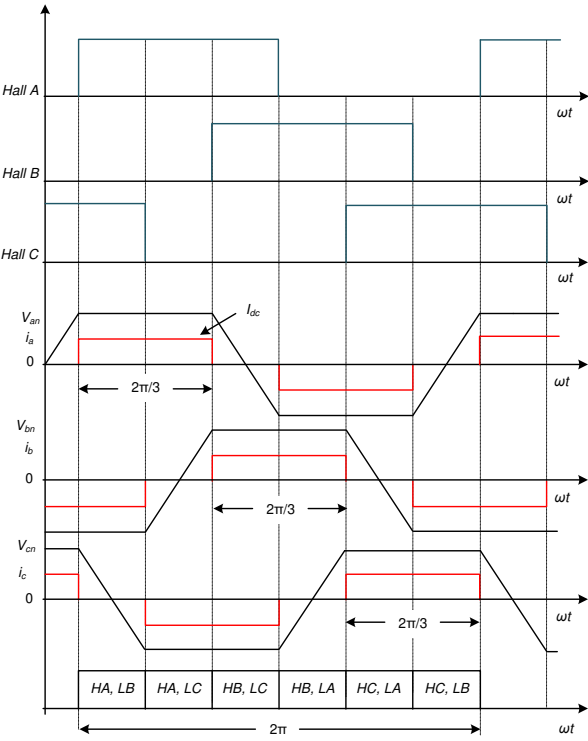


图 8-6. DIR = 0 时的 BLDC 电机换向

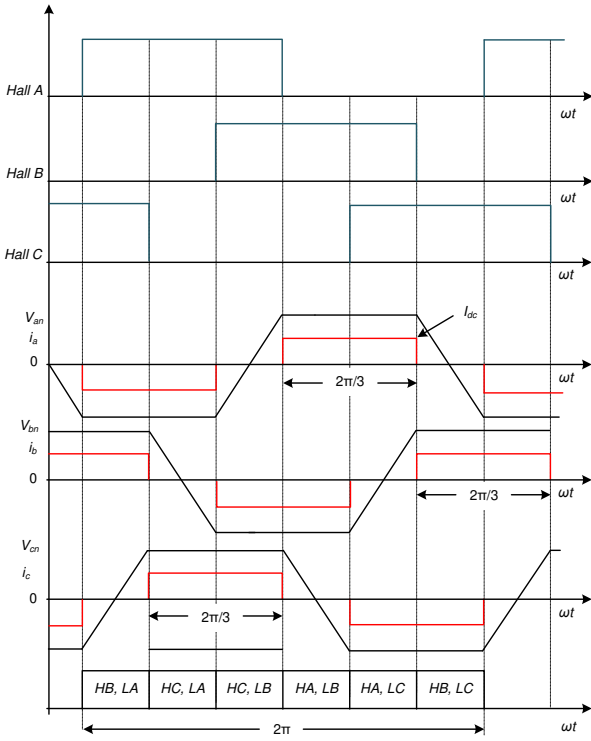


图 8-7. DIR = 1 时的 BLDC 电机换向

8.3.3 器件接口模式

MCT8315Z 支持两种不同的接口模式（SPI 和硬件），为用户提供灵活性或简单性。这两种接口模式共享相同的引脚（引脚 26-29 除外），从而允许不同的版本在很大程度上实现引脚对引脚兼容。这种兼容性让应用设计人员可以使用一个接口版本进行评估，然后只需对其设计进行极少修改即可切换到另一个版本。

8.3.3.1 串行外设接口 (SPI)

SPI 型号支持串行通信总线，使外部微控制器能够与 MCT8315Z 之间进行数据发送和接收。因此，外部微控制器可配置器件设置并读取详细的故障信息。SPI 接口是一种使用 SCLK、SDI、SDO 和 nSCS 引脚的四线制接口，下面对此进行了说明：

- SCLK 引脚是一个输入引脚，它接受时钟信号以确定何时在 SDI 和 SDO 引脚上捕获和传播数据。
- SDI 引脚是数据输入引脚。
- SDO 引脚是数据输出引脚。SDO 引脚可以通过 SDO_MODE 配置为开漏或推挽。
- nSCS 引脚是片选输入引脚。该引脚上的逻辑低电平信号支持与 MCT8315Z 进行 SPI 通信。

更多有关 SPI 的信息，请参阅 [节 8.5](#)。

8.3.3.2 硬件接口

硬件型号使用三个可通过电阻器配置的输入（代替 SPI 引脚），它们是。ADVANCE、MODE 和 SLEW。

这个型号使应用设计人员能够通过将每个引脚连接至逻辑高电平或逻辑低电平来配置关键器件设置，或将其悬空，或者使用合适的电阻器上拉至逻辑高电平或下拉至逻辑低电平。这样就不要求外部微控制器使用 SPI 总线来配置 MCT8315Z。一般故障信息仍可通过 nFAULT 引脚获得。可配置引脚（ADVANCE、SLEW 和 MODE）上的电压电平仅在上电期间检测一次并用于器件配置 - 这些引脚电压的任何后续变化都不会影响器件配置，直到后续电源复位。

- MODE 引脚可配置 PWM 控制模式。
- SLEW 引脚可配置输出电压的压摆率。
- ADVANCE 引脚可配置输出相对于霍尔信号的超前角。

更多有关硬件接口的信息，请参阅 [节 8.3.10](#)。

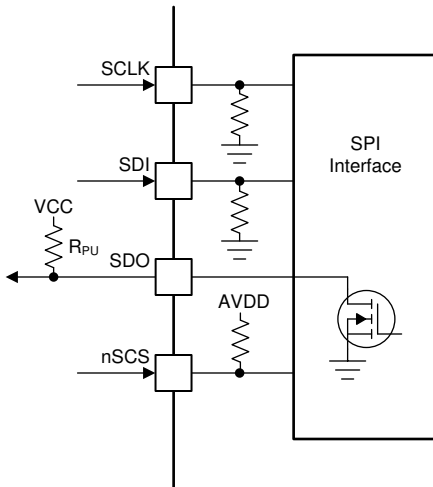


图 8-8. MCT8315ZR SPI 接口

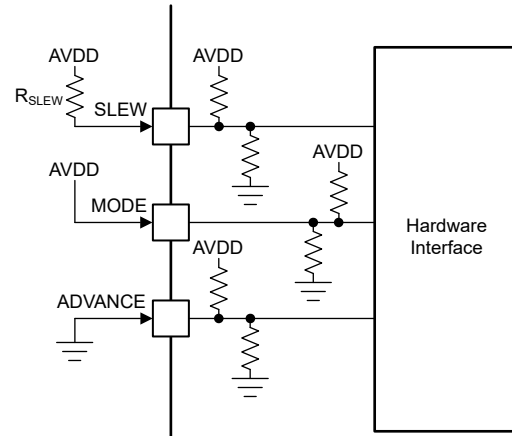


图 8-9. MCT8315ZT/H 硬件接口

8.3.4 混合模式降压稳压器

MCT8315Z 具有集成式混合模式降压稳压器，可为外部控制器或系统电压轨提供稳压的 3.3V 或 5.0V 电源。此外，降压输出还可以配置为 4.0V 或 5.7V 以支持外部 LDO 的额外余量，用于生成 3.3V 或 5.0V 电源。降压转换器的输出电压由 MCT8315ZR 器件 (SPI 型号) 中的 BUCK_SEL 位设置。MCT8315ZH (硬件型号) 中降压转换器的输出电压始终设置为 5.0V。

降压稳压器在轻负载期间具有约 1mA - 2mA 的低静态电流，可延长电池寿命。该器件通过实施脉冲频率电流模式控制方案来提高在线路和负载瞬态期间的性能，该方案要求更小的输出电容并简化了频率补偿设计。

要禁用降压稳压器，请将 MCT8315ZR (SPI 型号) 中的 BUCK_DIS 位设置为 1b。无法在 MCT8315ZH (硬件型号) 中禁用降压稳压器。MCT8315ZT 没有降压稳压器。

备注

如果 MCT8315ZH 中未使用降压稳压器，则降压引脚 SW_BK、GND_BK 和 FB_BK 无法悬空或接地。降压稳压器元件 L_{BK}/R_{BK} 和 C_{BK} 必须通过硬件连接。

表 8-5. 降压稳压器的建议设置

降压模式	降压输出电压	来自 AVDD 的最大输出电流 (I_{AVDD})	来自降压的最大输出电流 (I_{BK})	降压电流限制	AVDD 电源时序
电感器 - 47 μ H	3.3V 或 4.0V 或 5.0V 或 5.7V	30mA	200mA	600mA (BUCK_CL = 0b)	不支持 (BUCK_PS_DIS = 1)
电感器 - 47 μ H	5.0V 或 5.7V	30mA	200mA - I_{AVDD}	600mA (BUCK_CL = 0b)	支持 (BUCK_PS_DIS = 0)
电感器 - 22 μ H	3.3V 或 4.0V 或 5.0V 或 5.7V	30mA	50mA	150mA (BUCK_CL = 1b)	不支持 (BUCK_PS_DIS = 1)
电感器 - 22 μ H	5.0V 或 5.7V	30mA	50mA - I_{AVDD}	150mA (BUCK_CL = 1b)	支持 (BUCK_PS_DIS = 0)
电阻器 - 22 Ω	3.3V 或 4.0V 或 5.0V 或 5.7V	30mA	40mA	150mA (BUCK_CL = 1b)	不支持 (BUCK_PS_DIS = 1)
电阻器 - 22 Ω	5.0V 或 5.7V	30mA	40mA - I_{AVDD}	150mA (BUCK_CL = 1b)	支持 (BUCK_PS_DIS = 0)

8.3.4.1 以电感器模式降压

MCT8315Z 器件中的降压稳压器主要用于支持 47 μ H 和 22 μ H 电感器的低电感。47 μ H 电感器允许降压稳压器在支持高达 200mA 负载电流的情况下运行，而 22 μ H 电感器将负载电流限制为 50mA。

图 8-10 显示了电感器模式下降压稳压器的连接。

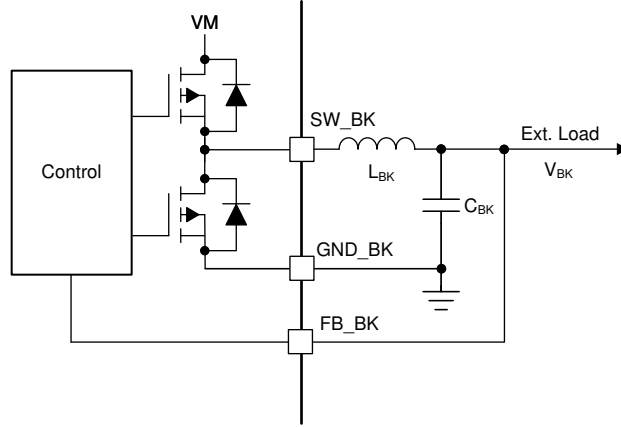


图 8-10. 降压 (电感器模式)

8.3.4.2 以电阻器模式降压

如果外部负载要求低于 40mA，则可以用电阻器代替电感器。在电阻器模式下，功率在外部电阻器两端耗散，并且效率低于电感器模式下的降压。

图 8-11 显示了电阻器模式下降压稳压器的连接。

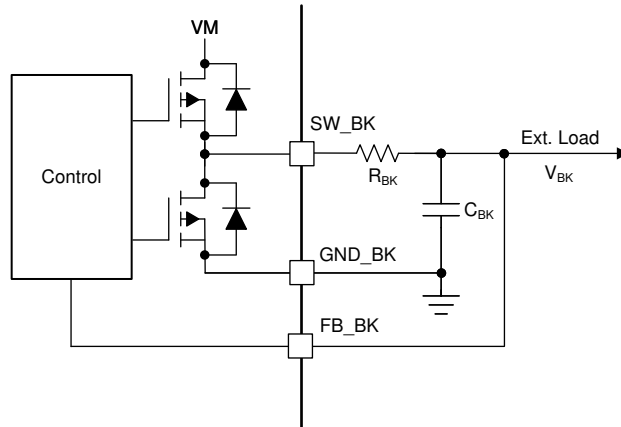


图 8-11. 降压 (电阻器模式)

8.3.4.3 具有外部 LDO 的降压稳压器

降压稳压器还支持馈送到外部 LDO 以生成精度更高的标准 3.3V 或 5.0V 输出轨的电压要求。降压输出电压应配置为 4V 或 5.5V 以提供额外的余量，从而支持外部 LDO 来生成 3.3V 或 5V 电压轨，如图 8-12 所示。

这样就可以采用电压较低的 LDO 设计来节省成本，并由于压降电压较低而实现更好的热管理。

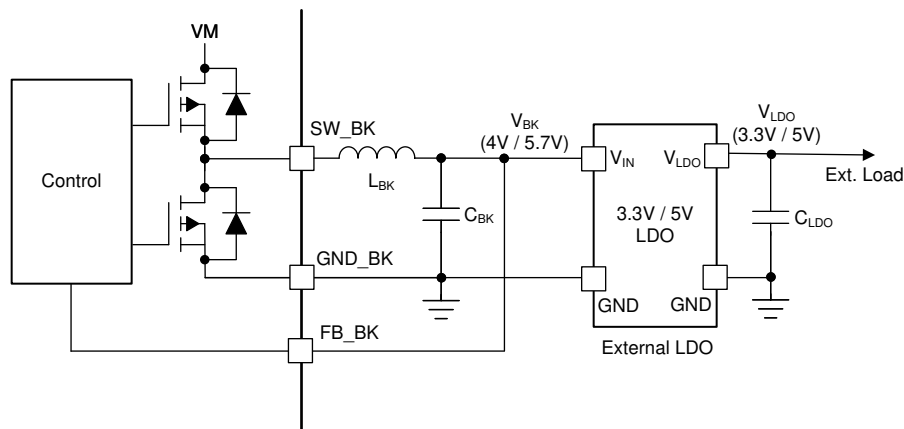


图 8-12. 具有外部 LDO 的降压稳压器

8.3.4.4 降压稳压器上的 AVDD 电源时序

AVDD LDO 可以选择使用混合模式降压稳压器提供的电源来降低内部功率耗散。电源时序模式可实现 LDO 电源从直流电源 (VM) 到降压输出 (VBK) 的动态转换, 如图 8-13 所示。该时序可通过 BUCK_PS_DIS 位进行配置。仅当降压输出电压设置为 5.0V 或 5.7V 时, 才支持电源时序。

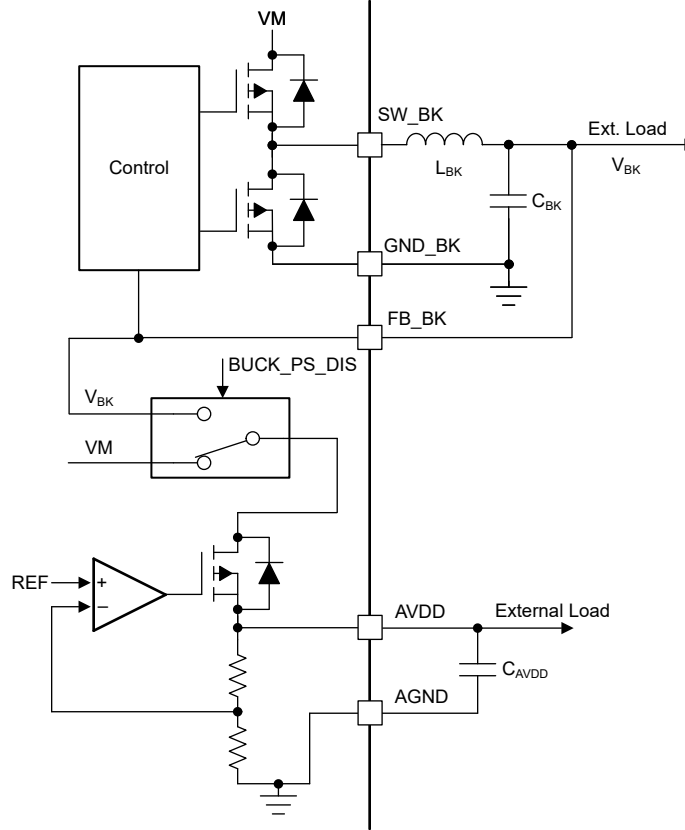


图 8-13. 混合模式降压稳压器上的 AVDD 电源时序

8.3.4.5 混合模式降压运行和控制

降压稳压器采用具有峰值电流模式控制的脉冲频率调制 (PFM) 架构。降压稳压器的输出电压与内部基准电压 (V_{BK_REF}) 进行比较, 内部基准电压是在内部生成的, 具体取决于构成外部电压控制环路的降压输出电压设置 (BUCK_SEL)。根据比较器输出变为高电平 ($V_{BK} < V_{BK_REF}$) 还是低电平 ($V_{BK} > V_{BK_REF}$), 降压的高侧电源 FET 分别导通和关断。一个独立的电流控制环路监控高侧功率 FET 中的电流 (I_{BK}), 并在电流变为高于降压电流限制 (I_{BK_CL}) 时关断高侧 FET。这样可实现降压稳压器的电流限制控制。图 8-14 显示了降压和各种控制/保护环路的架构。

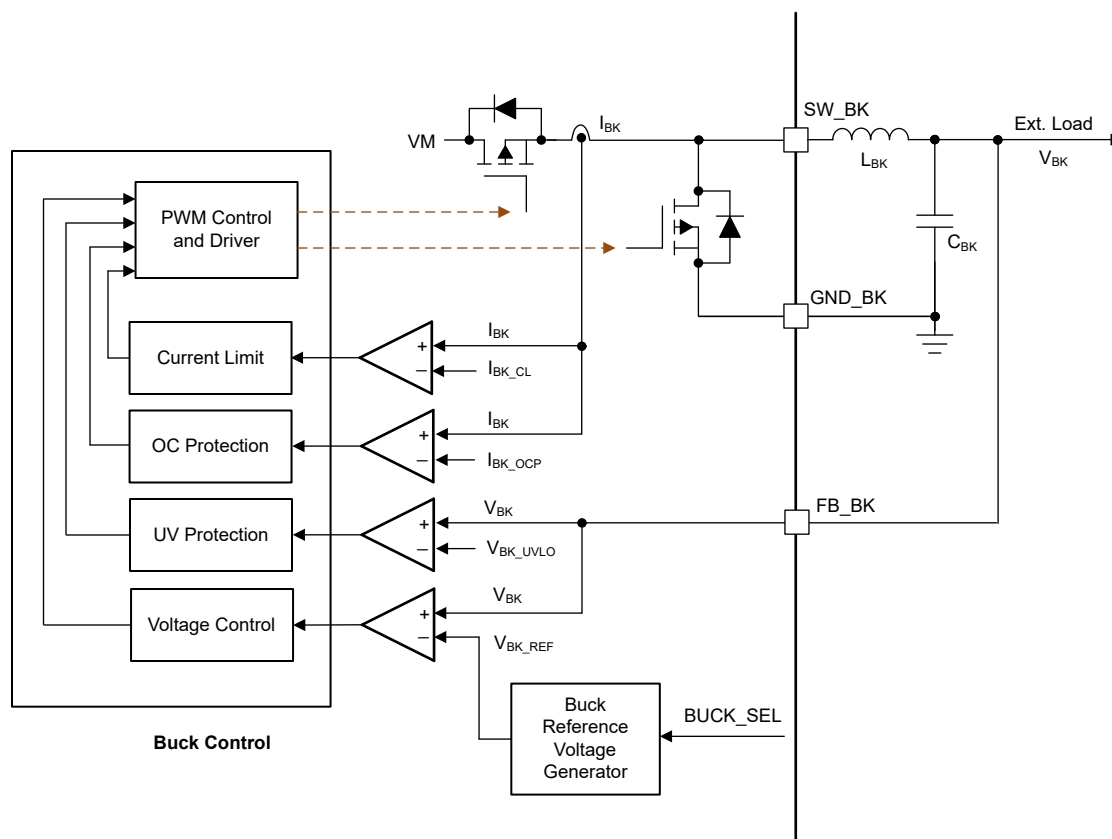


图 8-14. 降压运行和控制环路

8.3.5 AVDD 线性稳压器

MCT8315Z 系列器件中集成了一个 3.3V 线性稳压器，可供外部电路使用。AVDD 稳压器用于为器件的内部数字电路供电，此外，该稳压器还可以为低功耗 MCU 或其他支持低电流（高达 30mA）的电路提供电源电压。AVDD 稳压器的输出应在 AVDD 引脚附近旁路，通过一个 X5R 或 X7R、1μF、6.3V 陶瓷电容器直接连接回至相邻的 AGND 接地引脚。

AVDD 标称空载输出电压为 3.3V。

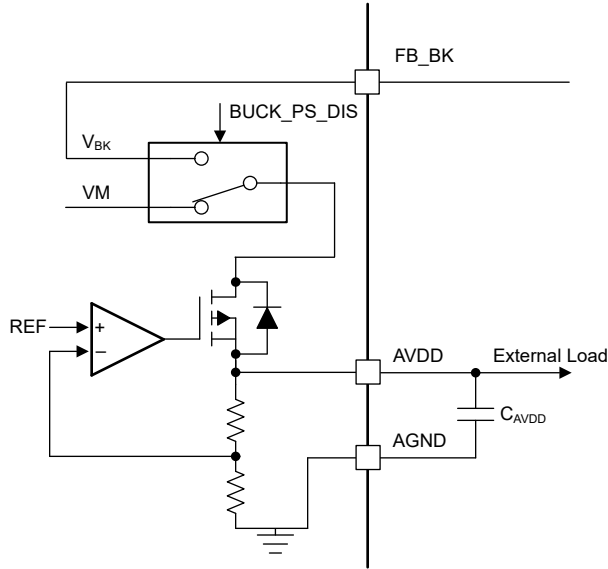


图 8-15. AVDD 线性稳压器方框图

可以使用 [方程式 1](#) 来计算以 VM 作为电源的 AVDD 线性稳压器在器件中耗散的功率 (BUCK_PS_DIS = 1b)

$$P = (V_{VM} - V_{AVDD}) \times I_{AVDD} \quad (1)$$

例如，当 V_{VM} 为 24V 时，从 AVDD 汲取 20mA 的电流会导致 [方程式 2](#) 所示的 LDO 功率耗散。

$$P_{LDO} = (V_{VM} - V_{AVDD}) \times I_{AVDD} = (24 - 3.3)V \times 20mA = 414mW \quad (2)$$

可以使用 [方程式 3](#) 来计算以降压输出作为电源的 AVDD 线性稳压器在器件中耗散的功率 (BUCK_PS_DIS = 0b)

$$P = (V_{FB_BK} - V_{AVDD}) \times I_{AVDD} \quad (3)$$

例如，当 V_{FB_BK} 为 5V 时，从 AVDD 汲取 20mA 的电流会导致 [方程式 4](#) 所示的 LDO 功率耗散。

$$P_{LDO} = (V_{FB_BK} - V_{AVDD}) \times I_{AVDD} = (5 - 3.3)V \times 20mA = 34mW \quad (4)$$

8.3.6 电荷泵

由于输出级使用 N 沟道 FET，因此该器件需要高于 VM 电源的栅极驱动电压才能完全增强高侧 FET。MCT8315Z 集成了一个电荷泵电路，可为此目的生成高于 VM 电源的电压。

电荷泵需要两个外部电容器才能运行。有关这些电容器的详细信息（值、连接等），请参阅图 8-1、图 8-2、图 8-3、节 6 和节 8.3。

当 nSLEEP 为低电平时，电荷泵会关断。

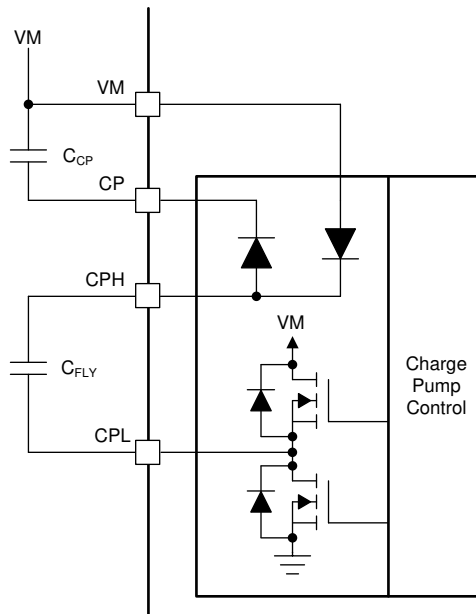


图 8-16. MCT8315Z 电荷泵

8.3.7 压摆率控制

对半桥的 MOSFET 实施可调栅极驱动电流控制，以实现压摆率控制。MOSFET VDS 压摆率是优化辐射发射、二极管恢复尖峰的能量和持续时间以及与寄生效应相关的开关电压瞬态的关键因素。这些压摆率主要由内部 MOSFET 的栅极电荷的速率决定，如图 8-17 所示。

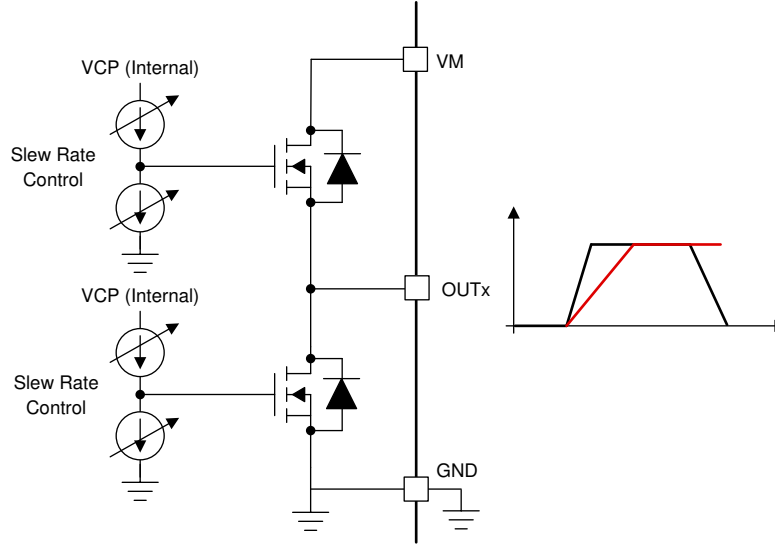


图 8-17. 压摆率电路实现

压摆率可以通过硬件型号中的 SLEW 引脚或使用 SPI 型号中的 SLEW 位进行调整。有四种压摆率设置可用：25V/μs、50V/μs、125V/μs 或 200V/μs。压摆率根据 OUTx 引脚电压的上升时间和下降时间计算得出，如图 8-18 所示。

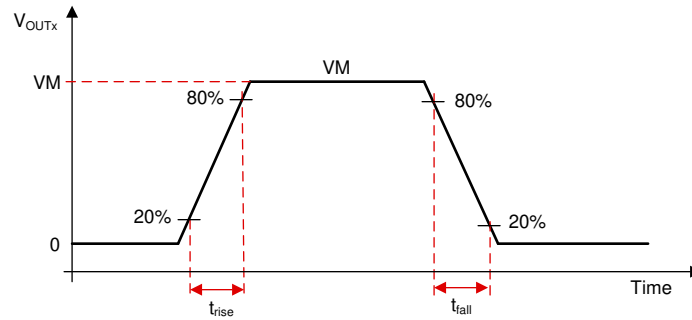


图 8-18. 压摆率时序

8.3.8 跨导 (死区时间)

该器件受到全面保护，可防止 MOSFET 发生任何跨导 - 在高侧和低侧 MOSFET 切换期间，MCT8315Z 通过插入死区时间 (t_{dead}) 来避免击穿事件。这是通过检测高侧和低侧 MOSFET 的栅源电压 (VGS) 并确保高侧 MOSFET 的 VGS 已达到低于关断电平，然后再打开同一半桥的低侧 MOSFET (反之亦然) 来实现的，如图 8-19 和图 8-20 所示。

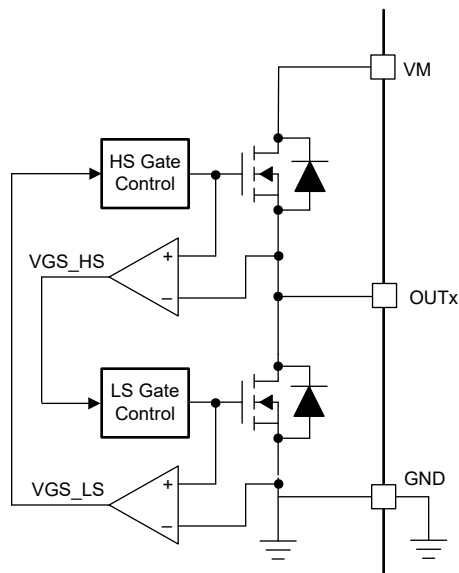


图 8-19. 跨导保护

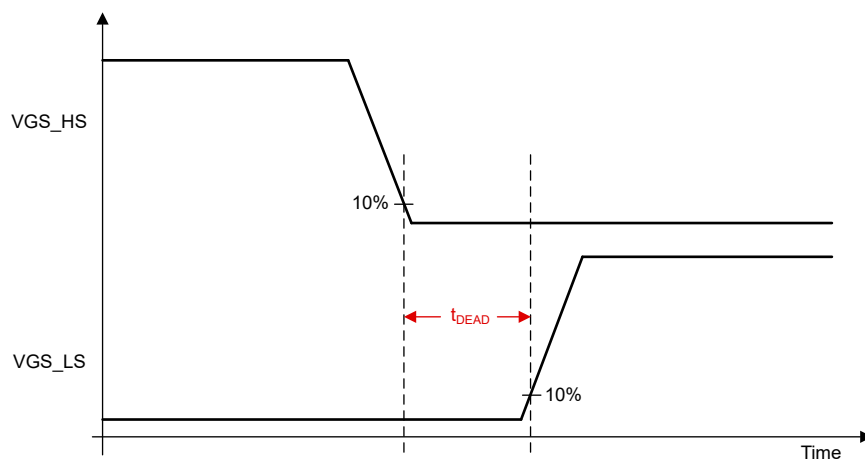


图 8-20. 死区时间

8.3.9 传播延迟

传播延迟时间 (t_{PD}) 是输入逻辑边沿与栅极驱动器电压变化之间的时间。该时间由三个部分组成，即数字输入抗尖峰脉冲器延迟、模拟驱动器和比较器延迟。

输入抗尖峰脉冲器可防止输入引脚上的高频噪声影响栅极驱动器的输出状态。为了支持多种控制模式，在输入命令通过器件传播时添加了一个较小的数字延迟。

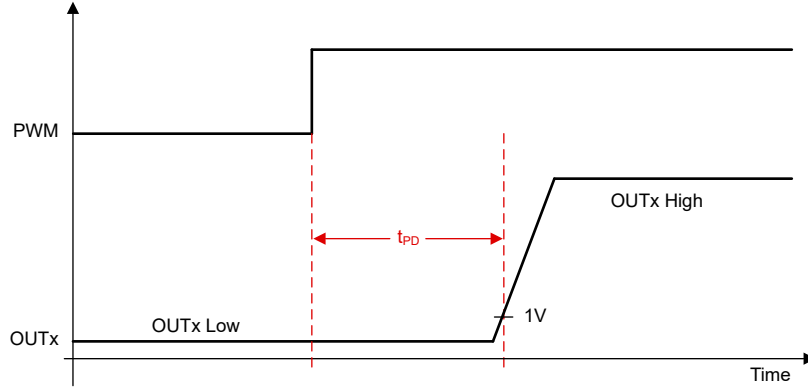


图 8-21. 传播延迟时序

8.3.9.1 驱动器延迟补偿

MCT8315Z 可在内部监控传播延迟，并在其之上添加可变延迟以提供固定延迟，如图 8-22 和图 8-23 所示。延迟补偿特性可减少电流测量时序中导致的不确定性，同时可减少由传播延迟导致的占空比失真。

固定延迟是由内部驱动器延迟引起的传播延迟 (t_{PD}) 和为补偿不确定性而添加的可变延迟 (t_{VAR}) 的总和。固定延迟可通过 DLY_TARGET 寄存器进行配置。有关不同压摆率设置的 DLY_TARGET 的配置建议，请参阅表 8-6。

延迟补偿仅适用于 SPI 型号 MCT8315Z，可以通过配置 DLYCMP_EN 和 DLY_TARGET 来启用。硬件型号 MCT8315Z 中禁用了该功能。

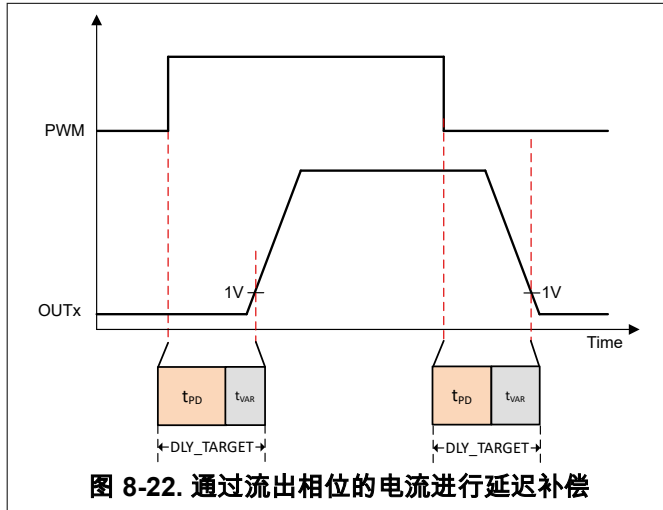


图 8-22. 通过流出相位的电流进行延迟补偿

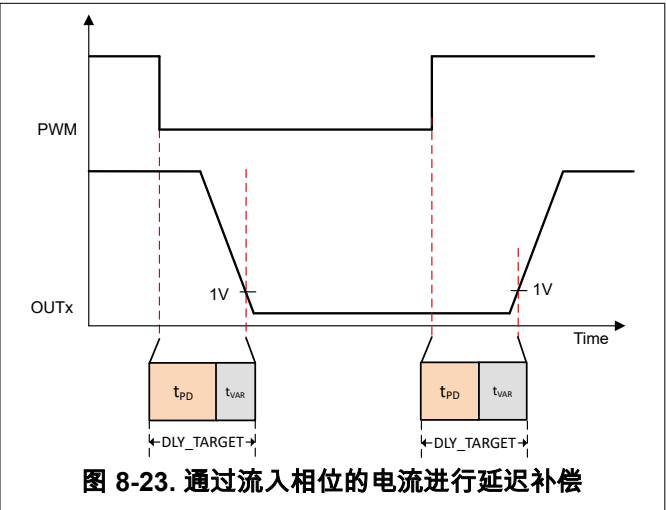


图 8-23. 通过流入相位的电流进行延迟补偿

表 8-6. 延迟目标建议

压摆率	DLY_TARGET
200V/μs	DLY_TARGET = 0x5 (1.2μs)
125V/μs	DLY_TARGET = 0x8 (1.8μs)
50V/μs	DLY_TARGET = 0xB (2.4μs)

表 8-6. 延迟目标建议 (续)

压摆率	DLY_TARGET
25V/ μ s	DLY_TARGET = 0xF (3.2 μ s)

8.3.10 引脚图

本节介绍所有数字输入和输出引脚的 I/O 结构。

8.3.10.1 逻辑电平输入引脚 (内部下拉)

图 8-24 显示了逻辑电平输入引脚 BRAKE、DIR、DRVOFF、nSLEEP、PWM、SCLK 和 SDI 的结构。输入可以由电压或外部电阻器驱动。建议在器件睡眠模式下将这些引脚置于低电平，以减少通过内部下拉电阻器的漏电流。

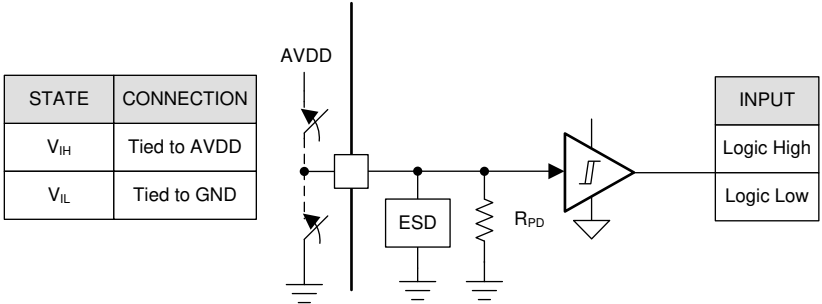


图 8-24. 逻辑电平输入引脚结构

8.3.10.2 逻辑电平输入引脚 (内部上拉)

图 8-25 展示了逻辑电平输入引脚 nSCS 的输入结构。输入可以由电压或外部电阻器驱动。

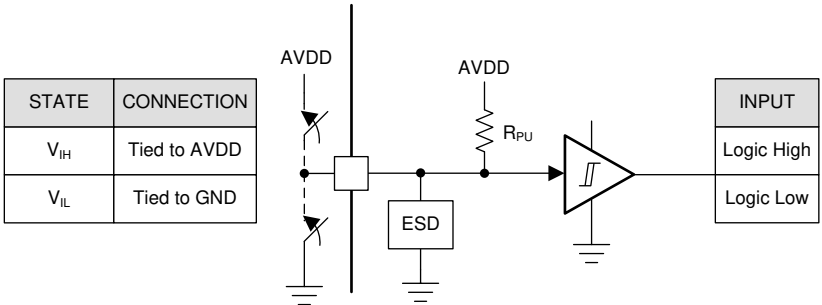


图 8-25. 逻辑 nSCC

8.3.10.3 开漏引脚

图 8-26 展示了开漏模式下的开漏输出引脚、nFAULT、FGOUT 和 SDO 的结构。开漏输出需要外部上拉电阻器才能正常运行。图 8-26 还显示了不同器件状态期间 nFAULT 引脚的状态表。

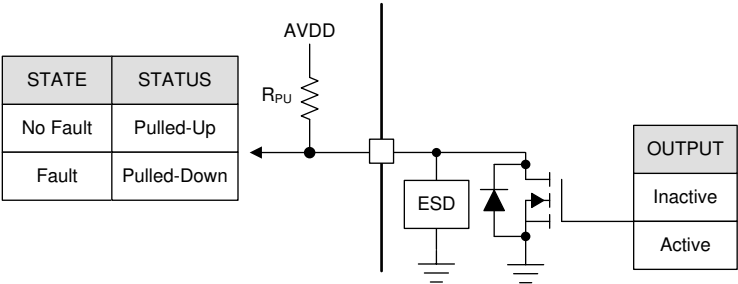


图 8-26. 漏极开路

8.3.10.4 推挽引脚

图 8-27 展示了推挽模式下的 SDO 结构。

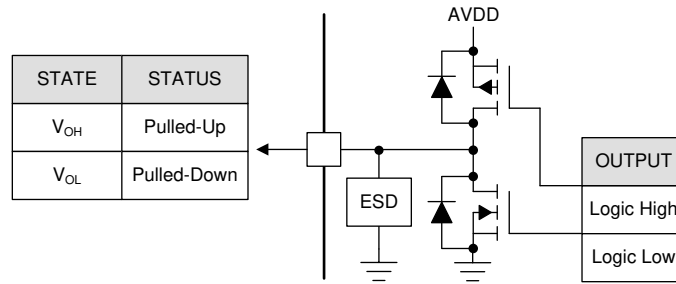


图 8-27. 推挽

8.3.10.5 四电平输入引脚

图 8-28 显示了硬件接口器件上四电平输入引脚 SLEW 的结构。可以通过外部电阻器设置输入。

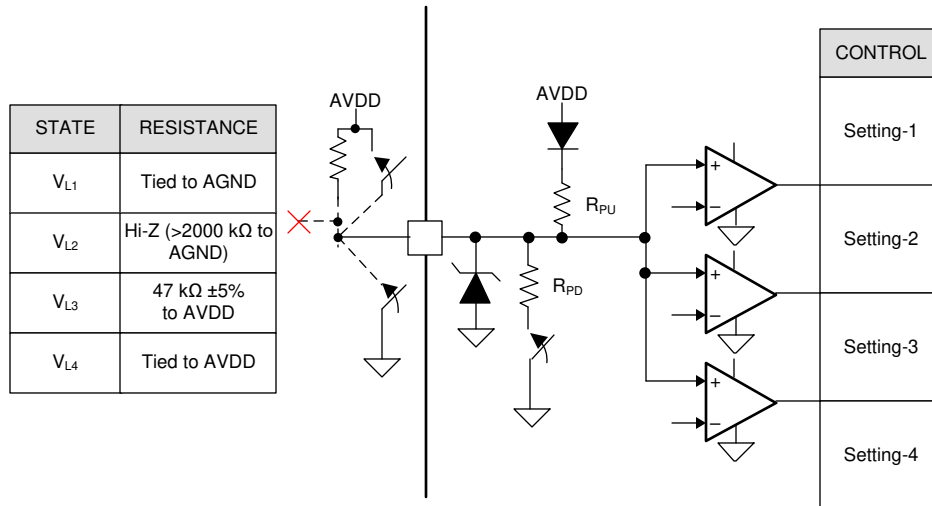


图 8-28. 四电平输入引脚结构

8.3.10.6 七电平输入引脚

图 8-29 展示了硬件接口器件上七电平输入引脚 ADVANCE 和 MODE 的结构。可以通过外部电阻器设置输入。

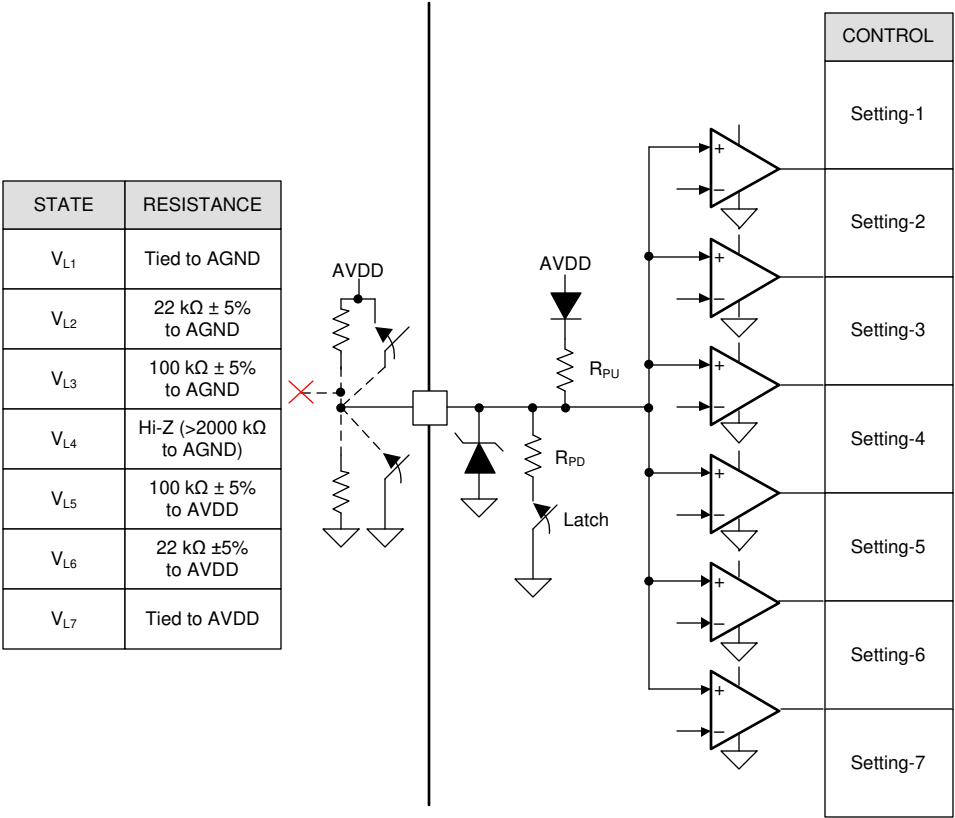


图 8-29. 七电平输入引脚结构

8.3.11 主动消磁

MCT8315Z 系列器件具有智能整流特性（主动消磁），可通过减少二极管导通损耗来降低器件中的功率损耗。启用此特性后，只要该器件检测到二极管导通，它就会自动导通相应的 MOSFET。对于硬件型号，可以使用 MODE 引脚配置此特性。在 SPI 器件型号中，这可以通过 EN_ASR 和 EN_AAR 位进行配置。智能整流分为自动同步整流 (ASR) 模式和自动异步整流 (AAR) 模式两类，后续几节对此进行了介绍。

备注

在 SPI 器件型号中，EN_ASR 和 EN_AAR 这两个位都需要设置为 1 才能启用主动消磁。

MCT8315Z 器件包括一个高侧 (AD_HS) 和低侧 (AD_LS) 比较器，用于检测每个半桥上器件中的负电流。AD_HS 比较器将检测 FET 输出与电源电压 (VM) 阈值进行比较，而 AD_LS 比较器与接地 (0V) 阈值进行比较。根据从 OUTx 流向 VM 或从 PGND 流向 OUTx 的电流，AD_HS 或 AD_LS 比较器跳变。该比较器为主动消磁特性的运行提供基准点。

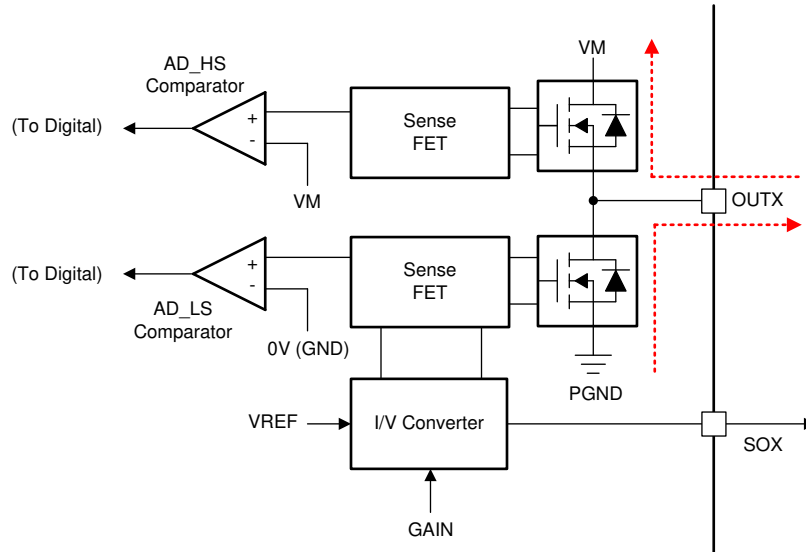


图 8-30. 主动消磁运行

表 8-7 显示了 MCT8315Z 器件中 ASR 和 AAR 模式的配置。

表 8-7. PWM_MODE 配置

MODE 类型	MODE 引脚 (硬件型号)	ASR 和 AAR 配置	霍尔配置	调制	ASR 和 AAR 模式
模式 1	连接到 AGND	EN_ASR = 0 , EN_AAR = 0	模拟霍尔输入	异步	ASR 和 AAR 已禁用
模式 2	通过 R _{MODE1} 连接到 AGND	EN_ASR = 0 , EN_AAR = 0	数字霍尔输入	异步	ASR 和 AAR 已禁用
模式 3	通过 R _{MODE2} 连接到 AGND	EN_ASR = 0 , EN_AAR = 0	模拟霍尔输入	同步	ASR 和 AAR 已禁用
模式 4	高阻态	EN_ASR = 0 , EN_AAR = 0	数字霍尔输入	同步	ASR 和 AAR 已禁用
模式 5	通过 R _{MODE2} 连接到 AVDD	EN_ASR = 1 , EN_AAR = 1	模拟霍尔输入	同步	ASR 和 AAR 已启用
模式 6	通过 R _{MODE1} 连接到 AVDD	EN_ASR = 1 , EN_AAR = 1	数字霍尔输入	同步	ASR 和 AAR 已启用
模式 7	连接到 AVDD				

8.3.11.1 自动同步整流模式 (ASR 模式)

自动同步整流 (ASR) 模式分为换向期间的 ASR 和 PWM 模式期间的 ASR 这两类。

8.3.11.1.1 自动同步整流 (换向模式)

图 8-31 显示了在 BLDC 电机换向期间主动消磁的运行情况。如图 8-31 (a) 所示，电流在一个换向状态下从 HA 流向 LC。在如图 8-31 (b) 所示的换向转换期间，HC 开关接通，而 OUTA 中的换向电流 (由电机电感引起) 流经 LA 的体二极管。这会导致更高的二极管损耗，具体取决于换向电流。可通过为换向时间开启 LA 减少该换向损耗，如图 8-31 (c) 所示。

类似地，高侧 FET 的运行在图 8-31 (d)、(e) 和 (f) 中实现。

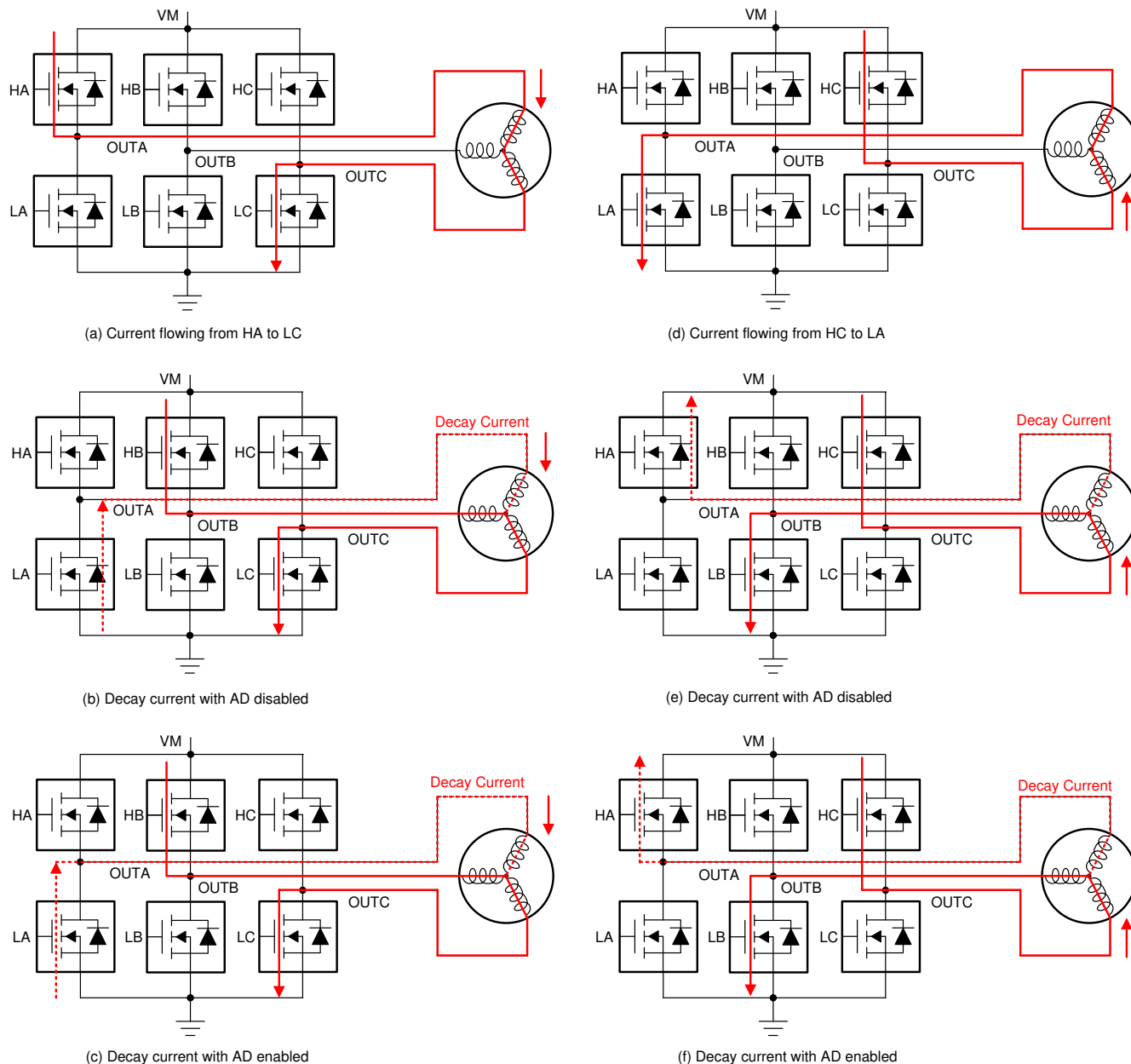


图 8-31. BLDC 电机换向中的 ASR

图 8-32 (a) 显示了以梯形换向方式运行的 BLDC 电机在自动同步整流模式下的 BLDC 电机相电流波形。该图显示了在单个换向周期中各种开关的运行情况。

图 8-32 (b) 显示了换向周期的放大波形，详细说明了 ASR 模式启动时的裕度时间 (t_{margin}) 和 ASR 模式由于主动消磁比较器阈值和延迟而提前停止的情况。

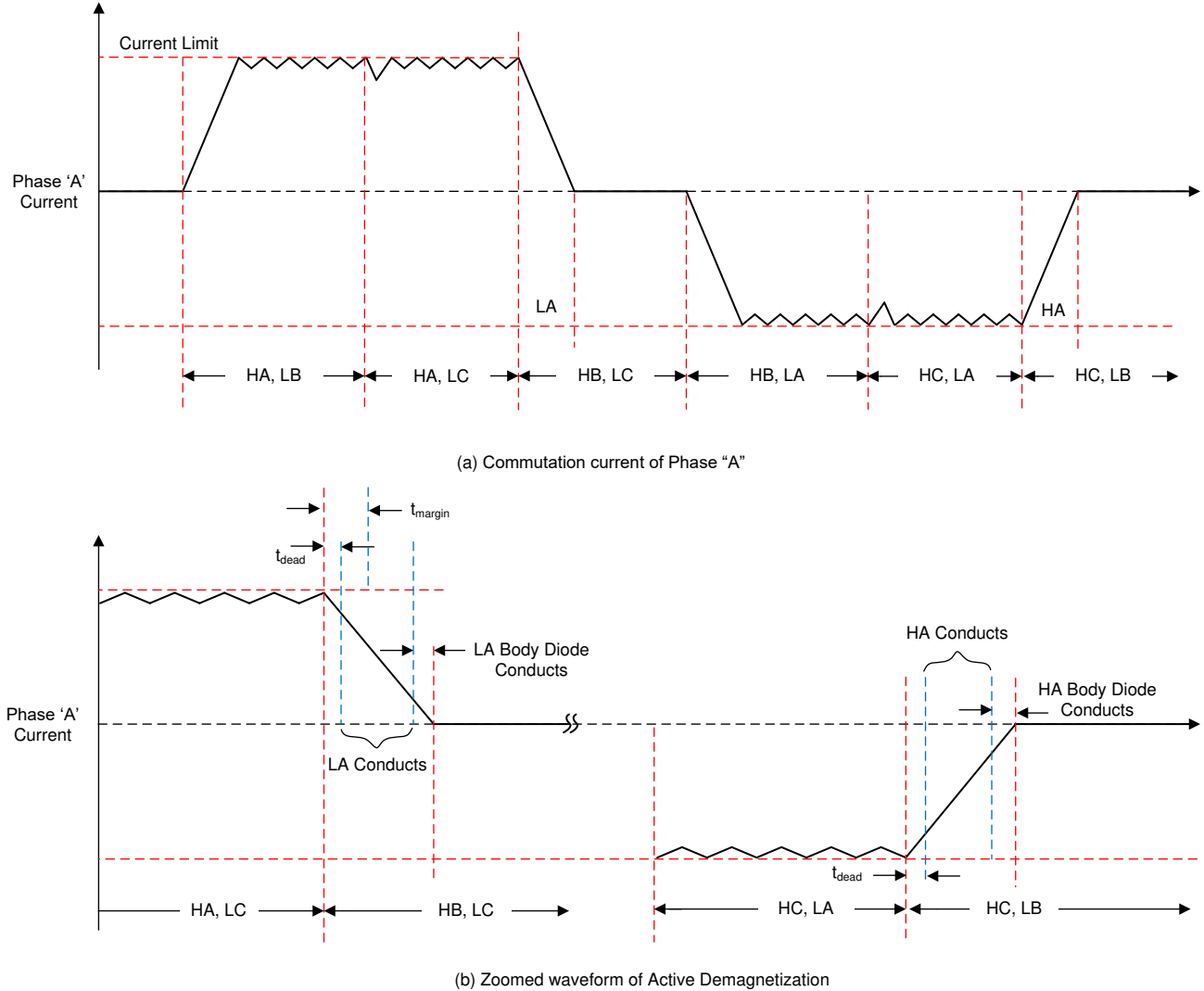


图 8-32. BLDC 电机换向中 ASR 的电流波形

8.3.11.1.2 自动同步整流 (PWM 模式)

图 8-33 显示了 PWM 模式下 ASR 的运行情况。如该图所示，PWM 仅应用于高侧 FET，而低侧 FET 始终关断。在 PWM 关断期间，低侧 FET 的电流衰减，从而导致更高的功率损耗。因此，该模式支持在低侧二极管导通期间导通低侧 FET。

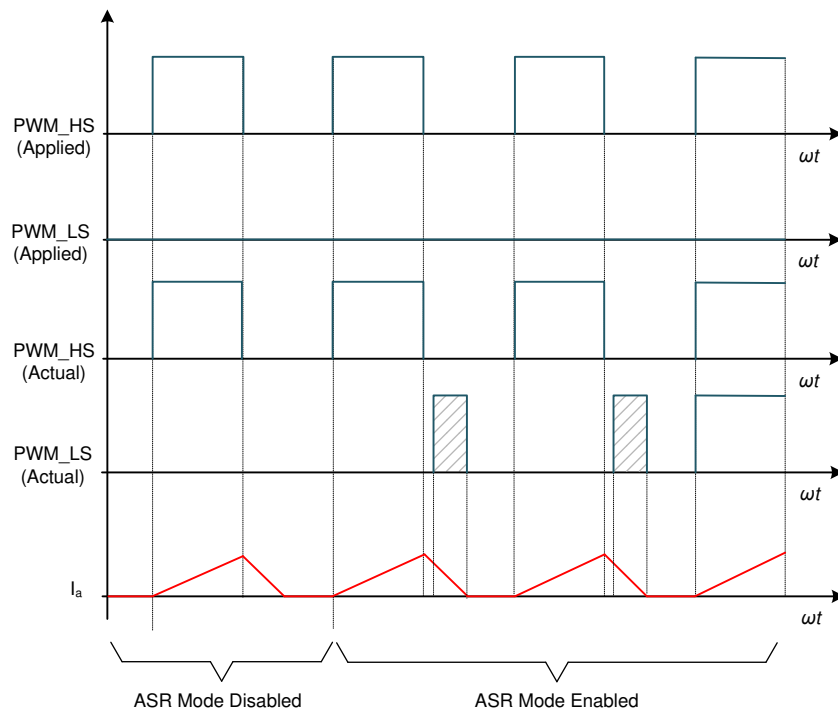


图 8-33. ASR 处于 PWM 模式

8.3.11.2 自动异步整流模式 (AAR 模式)

图 8-34 显示了 PWM 模式下 AAR 的运行情况。如该图所示，在同步整流中将 PWM 应用于高侧和低侧 FET。在低侧 FET 导通期间，对于电感较低的电机，电流可能衰减至零并变为负值，因为低侧 FET 处于导通状态。这会对 BLDC 电机运行产生负扭矩。启用 AAR 模式时，会监测衰减期间的电流，并且一旦电流达到接近零，低侧 FET 便会关断。这节省了 BLDC 电机中建立的负电流，从而实现更好的噪声性能和更好的热管理。

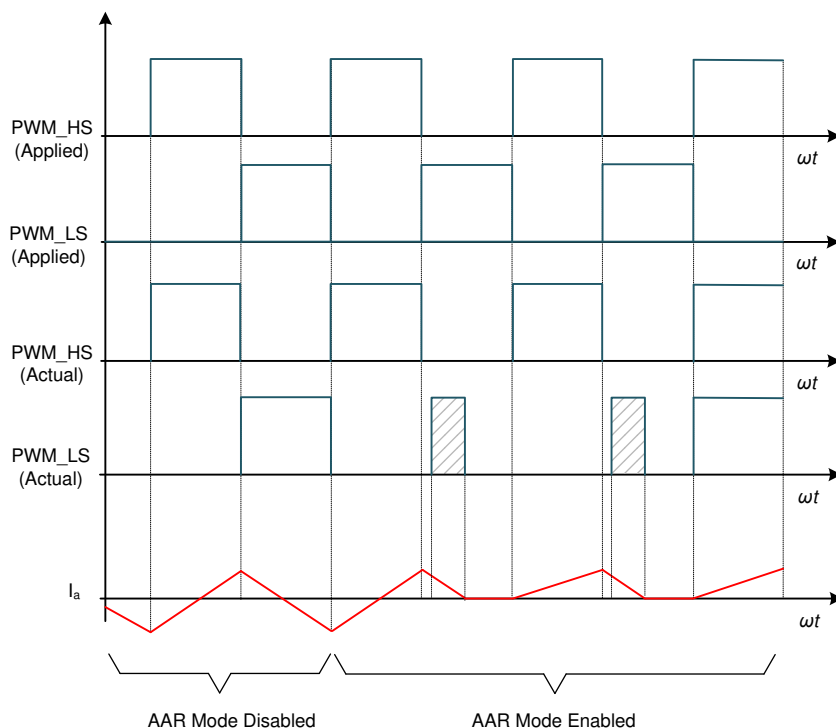


图 8-34. AAR 处于 PWM 模式

8.3.12 逐周期电流限制

如果流经低侧 MOSFET 的电流超过 I_{LIMIT} 电流，电流限制电路将激活。此特性将电机电流限制为低于 I_{LIMIT} 。

电流限制电路利用三相的电流检测放大器输出，并将该电压与 ILIM 引脚处的电压进行比较。图 8-35 展示了电流限制电路的实现方式。如该图所示，电流检测放大器的输出与星形连接的电阻网络相结合。将测得的电压 V_{MEAS} 与施加在 ILIM 引脚上的外部基准电压 V_{ILIM} 进行比较，以实现电流限制实施。在 OUTX 引脚上检测到的电流与 V_{MEAS} 阈值之间的关系如下所示：

$$V_{MEAS} = \left(\frac{V_{AVDD}}{2} \right) - ((I_{OUTA} + I_{OUTB} + I_{OUTC}) \times GAIN/3) \quad (5)$$

其中

- AVDD 为 3.3V LDO 输出
- OUTX 是流入低侧 MOSFET 的电流
- 增益为 0.24V/A

I_{LIMIT} 阈值可以通过将 ILIM 引脚配置在 $AVDD/2$ 与 $(AVDD/2 - 0.32)V$ 之间进行调整。 $AVDD/2$ 是最小值，当将它施加在 ILIM 引脚上时，会禁用逐周期电流限制，而 4A 的最大阈值可通过在 ILIM 引脚上施加 $(AVDD/2 - 0.32)V$ 来配置。

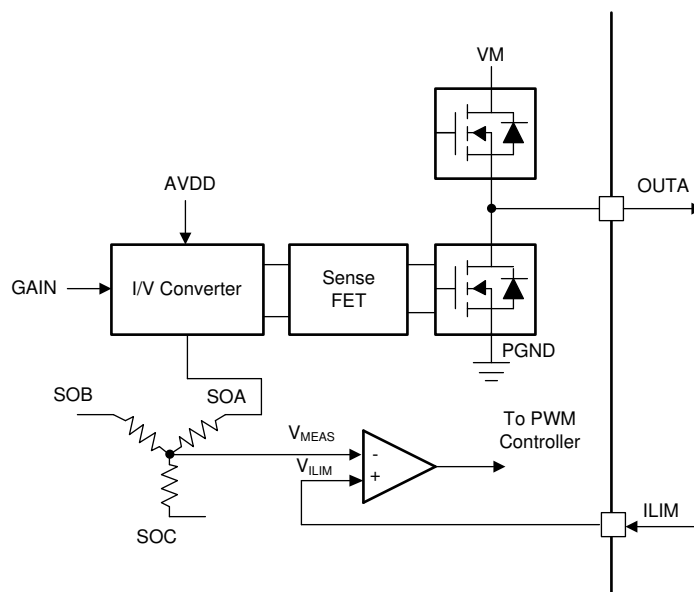


图 8-35. 电流限制实现

当达到电流限制阈值时，高侧 FET 被禁用，直到下一个 PWM 周期开始，如图 8-36 所示。通过配置 SPI 器件型号中的 ILIM_RECIR 位，低侧 FET 可以在制动模式或高阻态模式下运行。

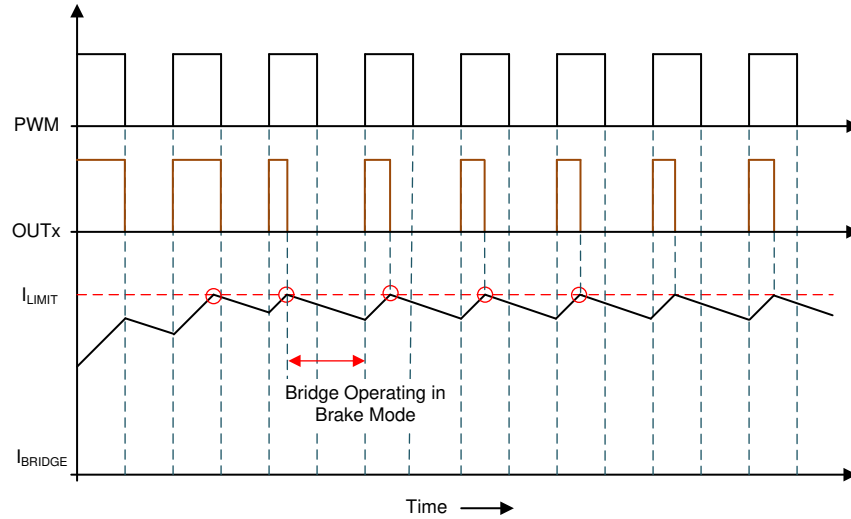


图 8-36. 逐周期电流限制运行

在 MCT8315Z 器件中，当电流限制在同步整流模式下激活时，电流会通过低侧 FET 再循环，而高侧 FET 会被禁用，如图 8-37 所示

此外，当电流限制在异步整流模式下激活时，电流会通过低侧 FET 的体二极管再循环，而高侧 FET 会被禁用，如图 8-38 所示

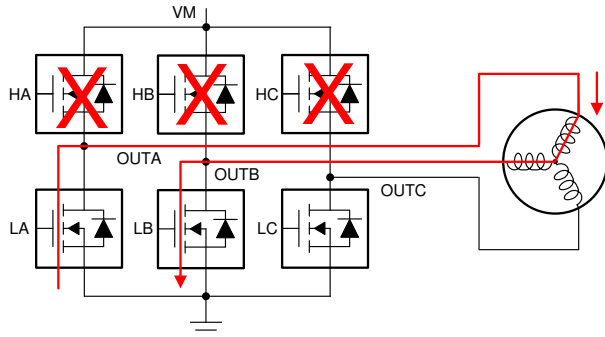


图 8-37. 制动状态

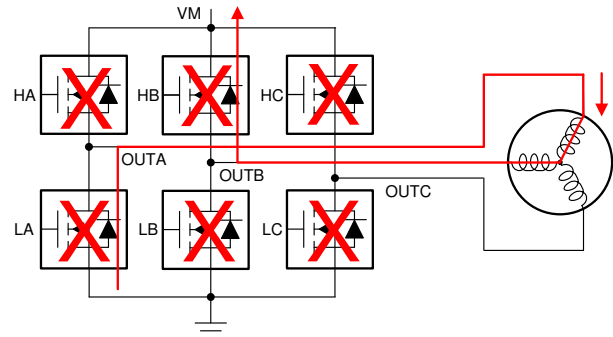


图 8-38. 滑行状态

备注

PWM 信号变为活动状态一小段消隐时间后，电流限制电路被立即忽略，以防止电流限制电路发生错误触发。

备注

在制动运行期间，大电流会流过低侧 FET，最终会触发过流保护电路。这允许高侧 FET 的体二极管传导制动能量并将其泵送到 VM 电源轨。

8.3.12.1 具有 100% 占空比输入的逐周期电流限制

如果对 PWM 输入施加 100% 占空比，则没有边沿可用于重新开启高侧 FET。为了克服此问题，MCT8315Z 具有内置内部 PWM 时钟，当高侧 FET 在超过 I_{LIMIT} 阈值后被禁用时，该时钟用于重新开启高侧 FET。在 SPI 型号 MCT8315Z 中，可以通过 PWM_100_DUTY_SEL 将此内部 PWM 时钟配置为 20kHz 或 40kHz。在硬件型号中，MCT8315Z PWM 内部时钟设置为 20kHz。图 8-39 显示了具有 100% 占空比的运行情况。

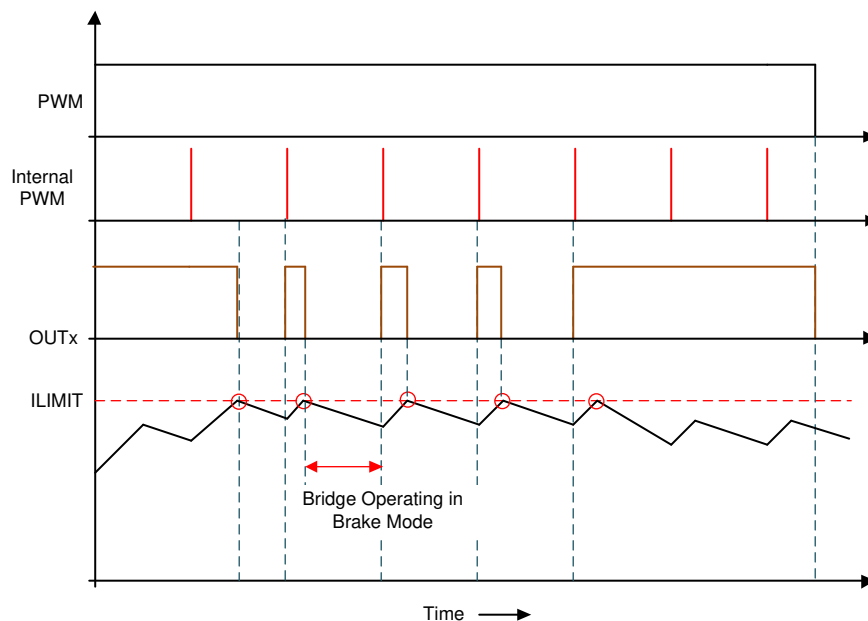


图 8-39. 具有 100% PWM 占空比的逐周期电流限制运行

8.3.13 霍尔比较器 (模拟霍尔输入)

提供了三个比较器来处理来自霍尔效应传感器的原始信号，以使电机换向。霍尔比较器可检测差分输入的过零并将信息传递到数字逻辑。霍尔比较器具有迟滞，其检测阈值集中在 0V。迟滞的定义如图 8-40 所示。

除了迟滞之外，霍尔输入通过电路实现抗尖峰脉冲，该电路在检测到有效转换后将任何额外的霍尔转换忽略一段时间 (t_{HDG})。将这些转换忽略时间 (t_{HDG}) 可防止 PWM 噪声耦合到霍尔输入中，从而避免导致错误换向。

如果仍有过多的噪声耦合到霍尔比较器输入中，则可能需要在霍尔比较器的正输入和负输入之间添加电容器。霍尔输入端的 ESD 保护电路实现了一个连接到 AVDD 引脚的二极管。由于该二极管，霍尔输入端的电压不应超过 AVDD 电压。

由于 AVDD 引脚在睡眠模式下会被禁用 (nSLEEP 未激活)，因此在睡眠模式下不应由外部电压驱动霍尔输入。如果霍尔传感器由外部供电，则应在 MCT8315Z 器件置于睡眠模式时禁用霍尔传感器的电源。此外，霍尔传感器的电源应在启用电机后上电，否则无效的霍尔状态可能会导致电机运行延迟。

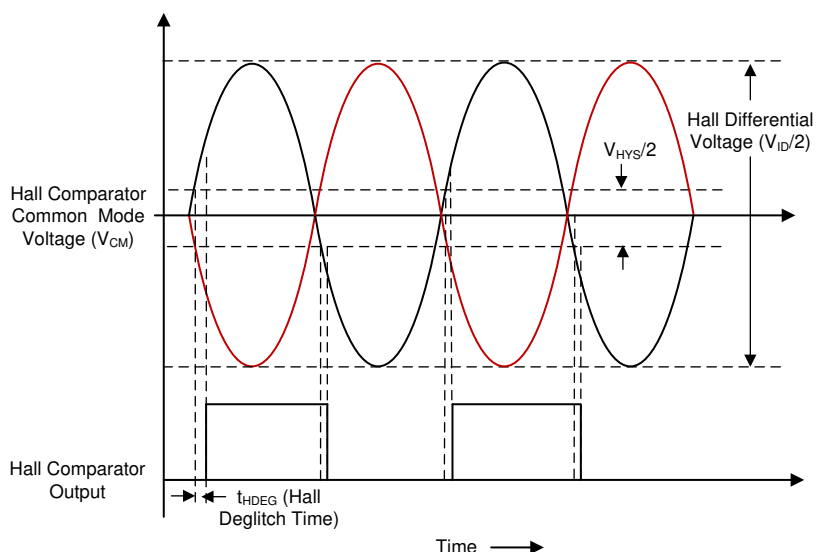


图 8-40. 霍尔比较器运行

8.3.14 超前角

MCT8315Z 具有超前角特性，可根据 ADVANCE 引脚（在硬件器件型号中）或 ADVANCE_LVL 位（在 SPI 型号中）上的电压，将换向提前一个指定的电角。图 8-41 展示了超前角特性的原理。

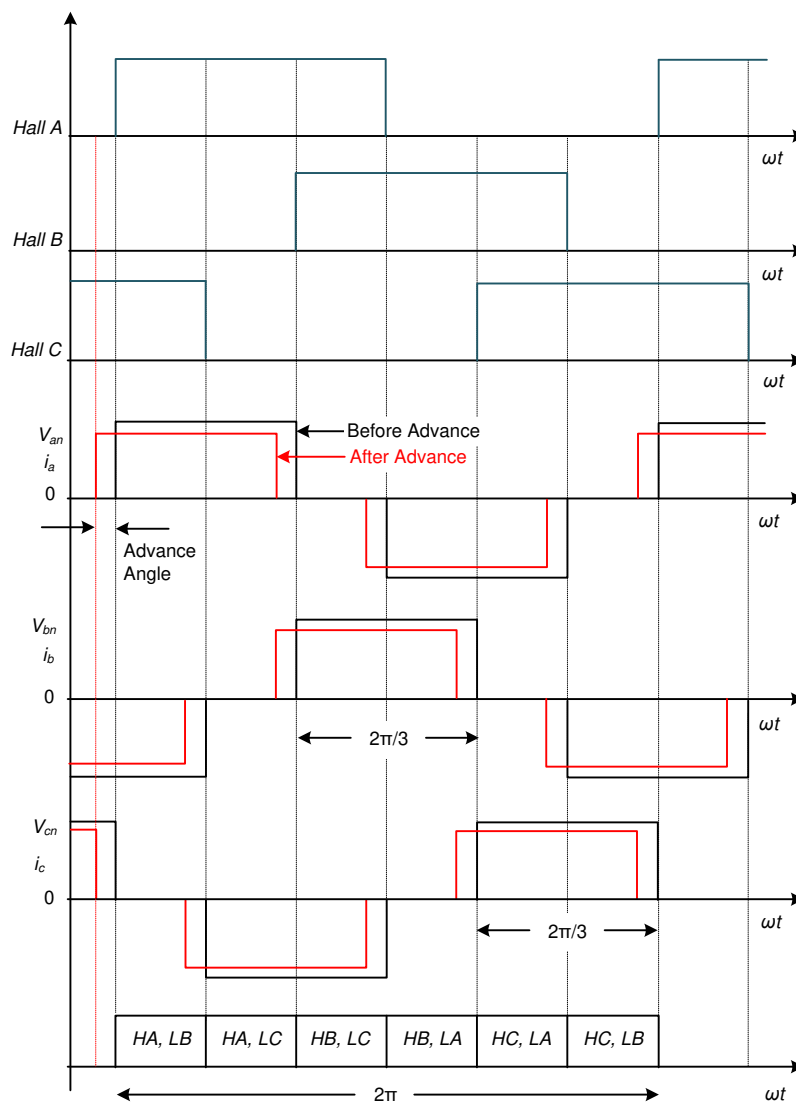


图 8-41. 超前角

8.3.15 FGOUT 信号

MCT8315Z 器件还具有一个开漏 FGOUT 信号，可用于 BLDC 电机的闭环速度控制。该信号包含全部三个霍尔元件输入的信息，如图 8-42 所示。在 MCT8315ZR (SPI 型号) 中，FGOUT 可以配置为不同的霍尔信号分频因子，如图 8-42 所示。在 MCT8315ZH/T (硬件型号) 中，默认模式为 FGOUT_SEL = 00b。

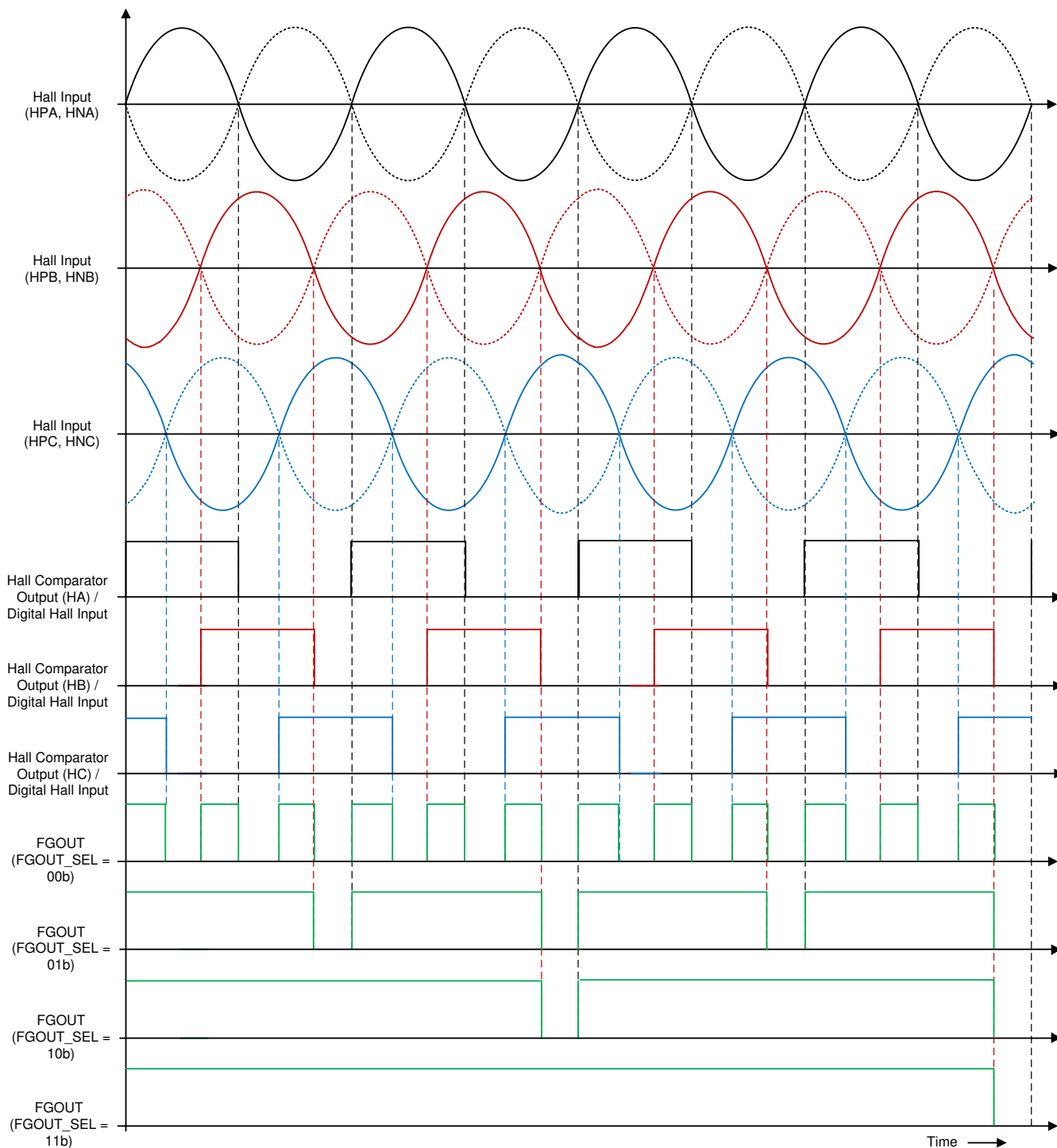


图 8-42. FGOUT 信号

8.3.16 保护功能

MCT8315Z 器件受到保护，可防止 VM、AVDD、电荷泵和降压欠压、VM 过压、降压和 FET 过流、电机锁定、SPI 和 OTP 错误以及过热事件。表 8-8 总结了各种故障详细信息。

表 8-8. 故障操作和响应 (SPI 器件)

故障	条件	配置	报告	FETs	逻辑	恢复
VM 欠压 (NPOR)	$V_{VM} < V_{UVLO}$ (下降)	—	—	高阻态	禁用	自动： $V_{VM} > V_{UVLO}$ (上升) CLR_FLT, nSLEEP 复位脉冲 (NPOR 位)
AVDD 欠压 (NPOR)	$V_{AVDD} < V_{AVDD_UV}$ (下降)	—	—	高阻态	禁用	自动： $V_{AVDD} > V_{AVDD_UV}$ (上升) CLR_FLT, nSLEEP 复位脉冲 (NPOR 位)
降压欠压锁定 (BUCK_UV)	$V_{FB_BK} < V_{BK_UV}$ (下降)	—	nFAULT	运行	运行	自动： $V_{FB_BK} > V_{BK_UV}$ (上升) CLR_FLT, nSLEEP 复位脉冲 (BUCK_UV 位)
电荷泵欠压 (VCP_UV)	$V_{CP} < V_{CPUV}$ (下降)	—	nFAULT	高阻态	运行	自动： $V_{VCP} > V_{CPUV}$ (上升) CLR_FLT, nSLEEP 复位脉冲 (VCP_UV 位)
过压保护 (OVP)	$V_{VM} > V_{OVP}$ (上升)	OVP_EN = 0b	无	运行	运行	无操作 (OVP 禁用)
		OVP_EN = 1b	nFAULT	高阻态	运行	自动： $V_{VM} < V_{OVP}$ (下降) CLR_FLT, nSLEEP 复位脉冲 (OVP 位)
过流保护 (OCP)	$I_{PHASE} > I_{OCP}$	OCP_MODE = 00b	nFAULT	高阻态	运行	锁存： CLR_FLT, nSLEEP 复位脉冲 (OCP 位)
		OCP_MODE = 01b	nFAULT	高阻态	运行	重试： t_{RETRY}
降压过流保护 (BUCK_OCP)	$I_{BK} > I_{BK_OCP}$	—	nFAULT	运行	运行	重试： t_{BK_RETRY}
SPI 误差 (SPI_FLT)	SCLK 故障和 ADDR 故障	SPI_FLT_REP = 0b	nFAULT	运行	运行	自动： CLR_FLT, nSLEEP 复位脉冲 (SPI_FLT 位)
		SPI_FLT_REP = 1b	无	运行	运行	无操作
OTP 误差 (OTP_ERR)	OTP 读数错误	—	nFAULT	高阻态	运行	锁存： 下电上电, nSLEEP 复位脉冲
电机锁定 (MTR_LOCK)	无霍尔信号 > $t_{MTR_LOCK_TDET}$	MTR_LOCK_MODE = 00b	nFAULT	高阻态	运行	锁存： CLR_FLT, nSLEEP 复位脉冲 (MTR_LOCK 位)
		MTR_LOCK_MODE = 01b	nFAULT	高阻态	运行	重试： $t_{MTR_LOCK_RETRY}$
		MTR_LOCK_MODE = 10b	nFAULT	运行	运行	自动： CLR_FLT, nSLEEP 复位脉冲 (OCP 位)
		MTR_LOCK_MODE = 11b	无	运行	运行	无操作
热警告 (OTW)	$T_J > T_{OTW}$	OTW_REP = 0b	无	运行	运行	无操作
		OTW_REP = 1b	nFAULT	运行	运行	自动： $T_J < T_{OTW} - T_{OTW_HYS}$ CLR_FLT, nSLEEP 脉冲 (OTW 位)
热关断 (TSD)	$T_J > T_{TSD}$	—	nFAULT	高阻态	运行	自动： $T_J < T_{TSD} - T_{TSD_HYS}$
热关断 (TSD_FET)	$T_J > T_{TSD_FET}$	—	nFAULT	高阻态	运行	自动： $T_J < T_{TSD_FET} - T_{TSD_FET_HYS}$ CLR_FLT, nSLEEP 脉冲 (OTS 位)

8.3.16.1 VM 电源欠压锁定 (NPOR)

如果在任何时候 VM 引脚上的输入电源电压降至低于 V_{UVLO} 阈值 (VM UVLO 下降阈值)，所有集成式 FET、驱动器电荷泵和数字逻辑控制器都会被禁用，如图 8-43 所示。VM 欠压情况消失后，将恢复正常运行 (驱动器运行)。一旦器件假定 VM，IC 状态 (IC_STAT) 寄存器中的 NPOR 位就会复位并锁存为低电平。NPOR 位会保持复位状态，直到通过 CLR_FLT 位或 nSLEEP 引脚复位脉冲 (t_{RST}) 将其清除为止。

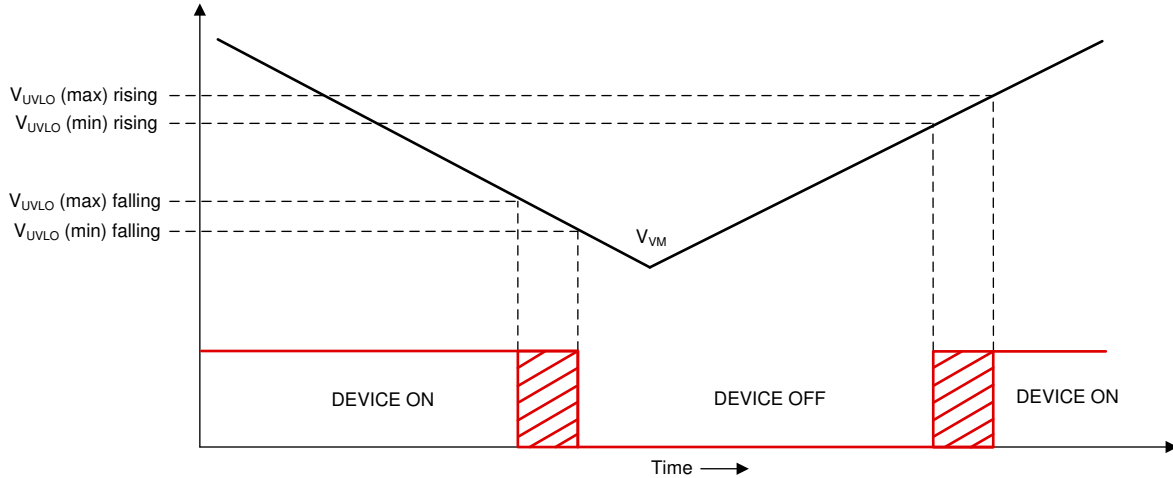


图 8-43. VM 电源欠压锁定

8.3.16.2 AVDD 欠压锁定 (AVDD_UV)

在任何时候，如果 AVDD 引脚上的电压降至 V_{AVDD_UV} 阈值以下，所有集成式 FET、驱动器电荷泵和数字逻辑控制器都会被禁用。消除 AVDD 欠压条件后，将恢复正常运行 (驱动器运行)。一旦器件假定 VM，IC 状态 (IC_STAT) 寄存器中的 NPOR 位就会复位并锁存为低电平。NPOR 位会保持复位状态，直到通过 CLR_FLT 位或 nSLEEP 引脚复位脉冲 (t_{RST}) 将其清除为止。

8.3.16.3 降压欠压锁定 (BUCK_UV)

如果在任何时候 VFB_BK 引脚上的电压降至低于 V_{BK_UV} 阈值，则 nFAULT 引脚会被驱动至低电平，并设置 IC_STAT 寄存器中的 BK_FLT 位，而驱动器 FET、电荷泵和数字逻辑控制继续正常运行。FAULT 和 BUCK_UV 位在状态寄存器中也被锁存为高电平。降压欠压条件清除后，器件将再次开始正常运行 (降压稳压器运行且 nFAULT 引脚被释放)。BK_FLT 和 BUCK_UV 位保持设置状态，直到通过 CLR_FLT 位或 nSLEEP 引脚复位脉冲 (t_{RST}) 清除。

8.3.16.4 VCP 电荷泵欠压锁定 (CPUV)

如果在任何时候 VCP 引脚 (电荷泵) 上的电压降至低于电荷泵的 V_{CPUV} 阈值电压，则会禁用所有集成式 FET 并将 nFAULT 引脚驱动至低电平。FAULT 和 VCP_UV 位也会在 SPI 器件的寄存器中被锁存为高电平。VCP 欠压条件清除后，器件将再次开始正常运行 (驱动器运行且 nFAULT 引脚被释放)。CPUV 位保持置位状态，直到通过 CLR_FLT 位或 nSLEEP 引脚复位脉冲 (t_{RST}) 将其清除为止。在硬件和 SPI 器件型号中始终启用 CPUV 保护。

8.3.16.5 过压保护 (OVP)

无论 VM 引脚上的输入电源电压何时上升至高于 V_{OVP} 阈值电压，都会禁用所有集成 FET 并将 nFAULT 引脚驱动至低电平。FAULT 和 OVP 位也会在 SPI 器件的寄存器中被锁存为高电平。OVP 条件清除后，器件将再次开始正常运行 (驱动器运行且 nFAULT 引脚被释放)。OVP 位保持置位状态，直到通过 CLR_FLT 位或 nSLEEP 引脚复位脉冲 (t_{RST}) 将其清除为止。将 SPI 器件上的 OVP_EN 位设置为高电平可启用该保护特性。OVP 阈值可在 SPI 型号上编程，并可根据 OVP_SEL 位设置为 22V 或 34V。在硬件型号中，OVP 保护始终启用并设置为 34V 阈值。

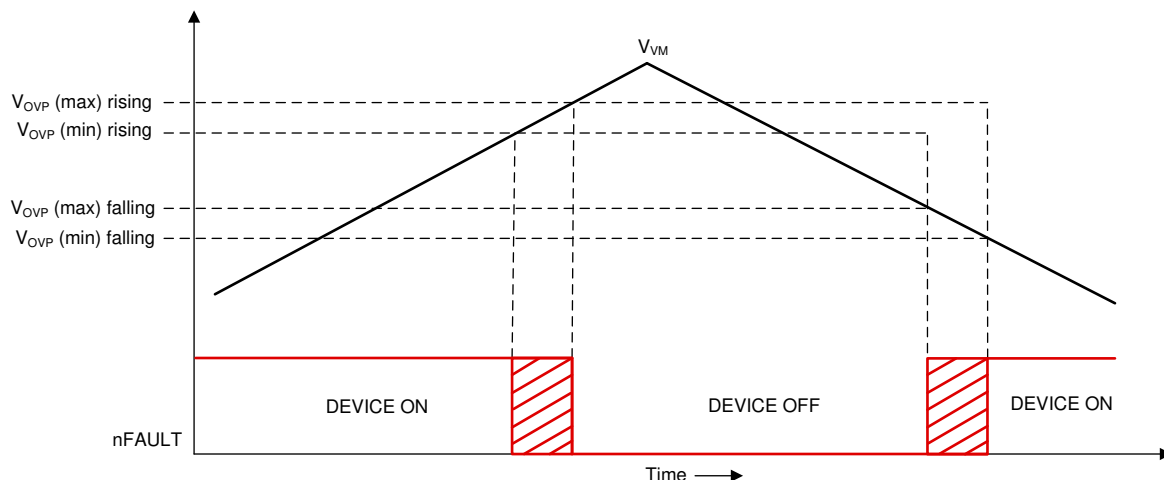


图 8-44. 过压保护

8.3.16.6 过流保护 (OCP)

可以通过监测流经 FET 的电流来检测 MOSFET 过流事件。如果流经 FET 的电流超过 I_{OCP} 阈值的时间长于 t_{OCP} 抗尖峰脉冲时间，则会识别出 OCP 事件并根据 OCP_MODE 位执行操作。在硬件接口器件上， I_{OCP} 阈值固定为 9A 阈值， t_{OCP_DEG} 固定为 0.6 μ s，并且 OCP_MODE 位配置为锁存关断。在 SPI 器件上，可以通过 OCP_LVL 设置 I_{OCP} 阈值，通过 OCP_DEG 设置 t_{OCP_DEG} ，而 OCP_MODE 位可以在四种不同模式下运行：OCP 锁存关断、OCP 自动重试、OCP 仅报告和 OCP 禁用。

8.3.16.6.1 OCP 锁存关断 (OCP_MODE = 00b)

在该模式下发生 OCP 事件后，所有 MOSFET 都被禁用，并且 nFAULT 引脚被驱动至低电平。FAULT、OCP 和相应的 FET OCP 位在 SPI 寄存器中被锁存为高电平。OCP 条件清除并通过 CLR_FLT 位或 nSLEEP 复位脉冲 (t_{RST}) 发出清除故障命令后，器件将再次开始正常运行（驱动器运行且释放 nFAULT 引脚）。

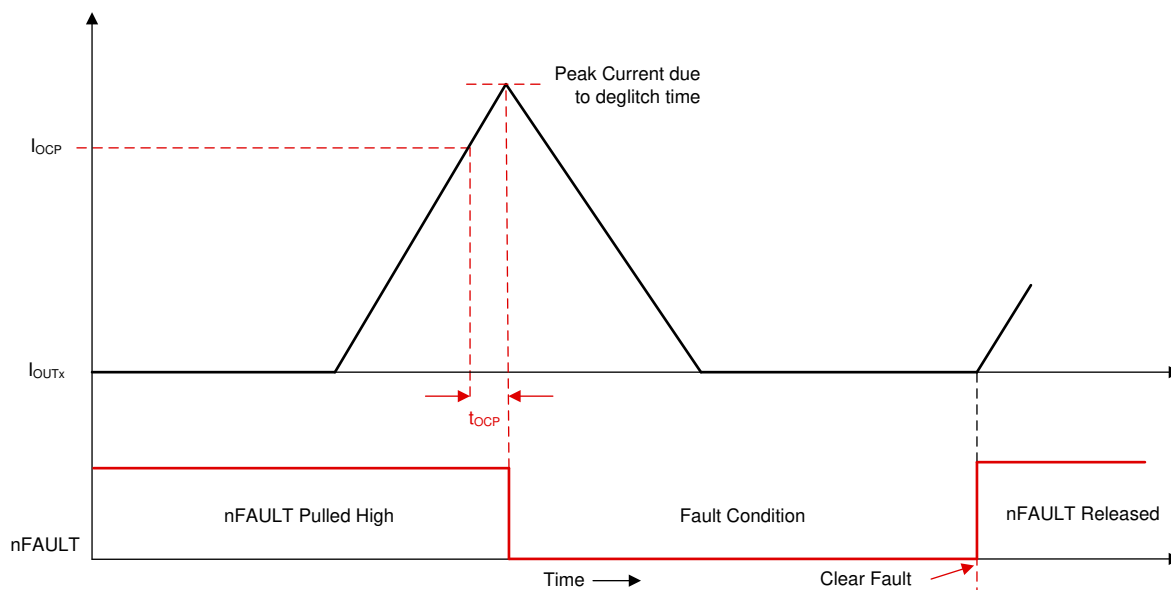


图 8-45. 过流保护 - 锁存关断模式

8.3.16.6.2 OCP 自动重试 (OCP_MODE = 01b)

在该模式下发生 OCP 事件后，所有 FET 都被禁用，并且 nFAULT 引脚被驱动至低电平。FAULT、OCP 和相应的 FET OCP 位在 SPI 寄存器中被锁存为高电平。在 t_{RETRY} 时间过后，器件将自动重新开始正常运行（驱动器运行且释放 nFAULT 引脚）。在 t_{RETRY} 时间过后，FAULT、OCP 和相应 FET 的 OCP 位保持锁存，直到通过 CLR_FLT 位或 nSLEEP 复位脉冲 (t_{RST}) 发出清除故障命令为止。

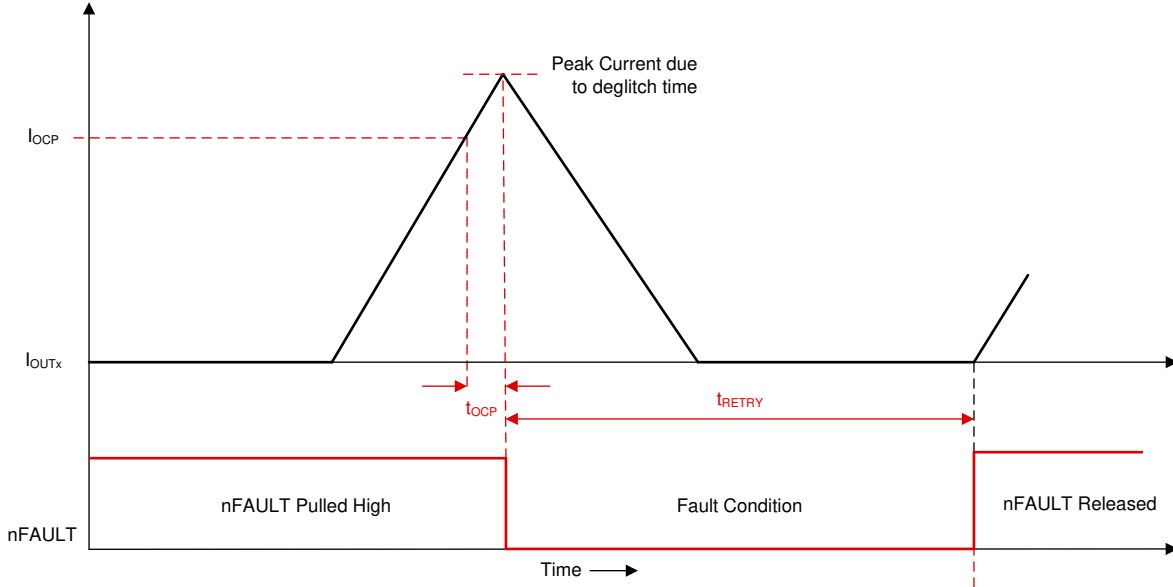


图 8-46. 过流保护 - 自动重试模式

8.3.16.7 降压过流保护

可以通过监测流经降压稳压器的 FET 的电流来检测降压过流事件。如果降压稳压器 FET 上的电流超过 I_{BK_OCP} 阈值的时间超过 t_{BK_OCP} 抗尖峰脉冲时间，则会识别出 OCP 事件。降压 OCP 模式在自动重试设置中配置。在该设置中，检测到降压 OCP 事件后，将禁用所有降压稳压器的 FET 并将 nFAULT 引脚驱动至低电平。FAULT、BK_FLT 和 BUCK_OCP 位在 SPI 寄存器中被锁存为高电平。在 t_{BK_RETRY} 时间过后，器件将自动再次开始正常运行（驱动器运行且释放 nFAULT 引脚）。FAULT、BK_FLT 和 BUCK_OCP 位保持锁存，直到 t_{BK_RETRY} 周期结束。

8.3.16.8 电机锁定 (MTR_LOCK)

在电机处于锁定状态期间，霍尔信号将不可用，因此可通过监控霍尔信号来检测电机锁定事件。如果霍尔信号存在的时间超过 t_{MTR_LOCK} ，则会识别 MTR_LCK 事件并根据 MTR_LOCK_MODE 位执行操作。在硬件接口器件上， t_{MTR_LOCK} 阈值设置为 1000ms，并且 MTR_LOCK_MODE 位配置为锁存关断。在 SPI 器件上，可以通过 MTR_LOCK_TDET 寄存器设置 t_{MTR_LOCK} 阈值，而 MTR_LOCK_MODE 位可以在四种不同的模式下运行：MTR_LOCK 锁存关断、MTR_LOCK 自动重试、仅报告 MTR_LOCK 和禁用 MTR_LOCK。

8.3.16.8.1 MTR_LOCK 锁存关断 (MTR_LOCK_MODE = 00b)

在该模式下发生电机锁定事件后，所有 FET 都被禁用，并且 nFAULT 引脚被驱动至低电平。FAULT 和 MTR_LOCK 位将在 SPI 寄存器中被锁存为高电平。当通过 CLR_FLT 位或 nSLEEP 复位脉冲 (t_{RST}) 发出清除故障命令后，器件将再次开始正常运行（驱动器运行且释放 nFAULT 引脚）。

8.3.16.8.2 MTR_LOCK 自动重试 (MTR_LOCK_MODE = 01b)

在该模式下发生电机锁定事件后，所有外部 MOSFET 都被禁用，并且 nFAULT 引脚被驱动至低电平。FAULT 和 MTR_LOCK 位将在 SPI 寄存器中被锁存为高电平。在 $t_{MTR_LOCK_RETRY}$ 时间过后，器件将自动重新开始正常运行（驱动器运行且释放 nFAULT 引脚）。FAULT 和 MTR_LOCK 位保持锁存，直到 $t_{MTR_LOCK_RETRY}$ 周期结束。

8.3.16.8.3 MTR_LOCK 仅报告 (MTR_LOCK_MODE= 10b)

在该模式下发生 MTR_LOCK 事件后不会执行任何保护性操作。可以通过将 nFAULT 引脚驱动至低电平并将 SPI 寄存器中的 FAULT 和 MTR_LOCK 位锁定为高电平来报告电机锁定事件。MCT8315Z 继续照常运行。外部控制器通过适当的操作来管理电机锁定状况。当通过 CLR_FLT 位或 nSLEEP 复位脉冲 (t_{RST}) 发出清除故障命令后，报告清除 (释放 nFAULT 引脚)。

8.3.16.8.4 MTR_LOCK 已禁用 (MTR_LOCK_MODE = 11b)

在该模式下发生 MTR_LOCK 事件后不会执行任何操作。

8.3.16.8.5

备注

电机锁定检测方案要求 PWM 关断时间 (t_{PWM_OFF}) 低于电机锁定检测时间 (t_{MTR_LOCK})。

8.3.16.9 热警告 (OTW)

如果内核温度超过热警告 (T_{OTW}) 的触发点，则会设置 IC 状态 (IC_STAT) 寄存器中的 OT 位和状态寄存器中的 OTW 位。可以通过设置配置控制寄存器中的过热警告报告 (OTW_REP) 位来启用 nFAULT 引脚上的 OTW 报告。器件不会执行任何其他操作，并且会继续运行。在这种情况下，当内核温度降至低于热警告的迟滞点 ($T_{OTW} - T_{OTW_HYS}$) 时，nFAULT 引脚会释放。OTW 位保持设置状态，直到通过 CLR_FLT 位或 nSLEEP 复位脉冲 (t_{RST}) 将其清除且内核温度低于热警告触发点 (T_{OTW})。

8.3.16.10 热关断 (OTSD)

MCT8315Z 有 2 个用于热关断的内核温度传感器，其中一个靠近 FET，另一个位于内核的其他部分。

8.3.16.10.1 OTSD FET

如果 FET 附近的内核温度超过热关断限值 (T_{TSD_FET}) 的触发点，则会禁用所有 FET，关闭电荷泵，并将 nFAULT 引脚驱动至低电平。此外，还会设置 IC 状态 (IC_STAT) 寄存器中的 FAULT 和 OT 位以及状态寄存器中的 OTS 位。过热条件清除后，器件将重新开始正常运行 (驱动器运行且 nFAULT 引脚被释放)。OTS 位保持锁存为高电平，指示发生了热事件，直到通过 CLR_FLT 位或 nSLEEP 复位脉冲 (t_{RST}) 发出清除故障命令为止。无法禁用此保护功能。

8.3.16.10.2 OTSD (非 FET)

如果器件中的内核温度超过热关断限值 (T_{TSD}) 的跳变点，则会禁用所有 FET，禁用降压稳压器，关闭电荷泵，并将 nFAULT 引脚驱动至低电平。此外，还会设置 IC 状态 (IC_STAT) 寄存器中的 FAULT 和 OT 位以及状态寄存器中的 OTS 位。过热条件清除后，器件将重新开始正常运行 (驱动器运行且 nFAULT 引脚被释放)。OTS 位保持锁存为高电平，指示发生了热事件，直到通过 CLR_FLT 位或 nSLEEP 复位脉冲 (t_{RST}) 发出清除故障命令为止。无法禁用此保护功能。

8.4 器件功能模式

8.4.1 功能模式

8.4.1.1 睡眠模式

nSLEEP 引脚管理 MCT8315Z 系列器件的状态。当 nSLEEP 引脚为低电平时，该器件将进入低功耗睡眠模式。在睡眠模式下，所有 FET 均被禁用，电流检测放大器被禁用，降压稳压器（如果存在）被禁用，电荷泵被禁用，AVDD 调节器被禁用，并且 SPI 总线被禁用。必须在 nSLEEP 引脚触发下降沿之后再过去 t_{SLEEP} 时间后，器件才能进入睡眠模式。如果 nSLEEP 引脚被拉至高电平，那么该器件会自动退出睡眠模式。必须在经过 t_{WAKE} 时间之后，器件才能针对输入做好准备。

在睡眠模式下，当 $V_{\text{VM}} < V_{\text{UVLO}}$ 时，所有 MOSFET 都被禁用。

备注

在器件通过 nSLEEP 引脚上电和下电期间，nFAULT 引脚保持低电平，因为内部稳压器被启用或禁用。启用或禁用稳压器后，nFAULT 引脚会自动释放。nFAULT 引脚处于低电平的持续时间不超过 t_{SLEEP} 或 t_{WAKE} 时间。

备注

TI 建议在 nFAULT 上连接上拉电阻器（即使不使用它），以避免意外进入内部测试模式。如果使用外部电源上拉 nFAULT，请确保上电时将它拉至 $>2.2\text{V}$ ，否则器件将进入内部测试模式。

8.4.1.2 工作模式

当 nSLEEP 引脚为高电平且 V_{VM} 电压大于 V_{UVLO} 电压时，器件将进入运行模式。必须在经过 t_{WAKE} 时间之后，器件才能针对输入做好准备。在此模式下，电荷泵、AVDD 稳压器、降压稳压器和 SPI 总线处于活动状态。

8.4.1.3 故障复位 (CLR_FLT 或 nSLEEP 复位脉冲)

在器件存在锁存故障的情况下，MCT8315Z 系列器件会进入部分关断状态，以帮助保护功率 MOSFET 和系统。

清除故障条件后，器件可以通过将 CLR_FLT 位设置为 1b（SPI 型号），或向 nSLEEP 引脚发出复位脉冲（任一型号），来重新进入运行状态。nSLEEP 复位脉冲 (t_{RST}) 包含 nSLEEP 引脚的高电平到低电平到高电平转换。序列的低电平周期应在 t_{RST} 时间窗口内下降，否则器件将启动完整的关断序列（低功耗睡眠模式）。复位脉冲对任何稳压器、器件设置或其他功能块都没有影响。

8.4.2 DRVOFF

MCT8315Z 能够禁用前置驱动器和通过 DRVOFF 引脚绕过数字逻辑的 MOSFET。当 DRVOFF 引脚拉至高电平时，所有六个 MOSFET 均被禁用（高阻态）。如果在 DRVOFF 引脚为高电平时 nSLEEP 为高电平，则电荷泵、AVDD 稳压器、降压稳压器和 SPI 总线将处于活动状态，而任何与驱动器相关的故障（例如 OCP）将处于非活动状态。DRVOFF 引脚独立禁用 MOSFET，无论 PWM、HPx 和 HNx 引脚的状态如何，这都会停止电机换向。

备注

由于 DRVOFF 引脚独立禁用绕过数字逻辑的 MOSFET，因此它可能触发故障检测，导致 nFAULT 被拉至低电平。

8.5 SPI 通信

8.5.1 编程

在 MCT8315Z SPI 器件上，SPI 总线用于设置器件配置、运行参数和读取诊断信息。SPI 采用辅助模式工作并连接到控制器。SPI 输入数据 (SDI) 字中包含一个 16 位的字 (包括一条 6 位地址和 8 位数据)。SPI 输出包含 16 位字，以及 8 位状态信息 (STAT 寄存器) 和 8 位寄存器数据。

有效帧必须满足以下条件：

- 当 nSCS 引脚从高电平转换为低电平，以及从低电平转换为高电平时，SCLK 引脚应该为低电平。
- nSCS 引脚在两个字之间被拉为高电平的时间至少应为 400ns。
- 当 nSCS 引脚被拉为高电平时，SCLK 和 SDI 引脚上的任何信号都将被忽略，并且 SDO 引脚处于高阻态。
- 数据会在 SCLK 引脚的下降沿被捕捉，并在 SCLK 引脚的上升沿被传输。
- 最高有效位 (MSB) 最先移入和移出。
- 必须历经完整的 16 个 SCLK 周期，事务才有效。
- 如果发送到 SDI 引脚的数据字少于 16 位或多于 16 位，则会发生帧错误并且数据字会被忽略。
- 对于写命令，寄存器中要写入的现有数据会在 8 位状态数据之后在 SDO 引脚上移出。

SPI 寄存器在上电时以及器件进入睡眠模式时复位为默认设置

8.5.1.1 SPI 格式

SDI 输入数据的字长为 16 位，包含以下格式：

- 1 个读取或写入位，W (位 B15)
- 6 个地址位，A (位 B14 至 B9)
- 奇偶校验位 P (位 B8)。设置奇偶校验位，使得 SDI 输入数据字具有偶数个 1 和 0
- 8 个数据位，D (位 B7 到 B0)

SDO 输出数据字的长度是 16 位，前 8 位是状态位。数据字是所访问的寄存器的内容。

对于写命令 (W0 = 0)，SDO 引脚上的响应字是当前被写入的寄存器中的数据。

对于读命令 (W0 = 1)，响应字是当前被读取的寄存器中的数据。

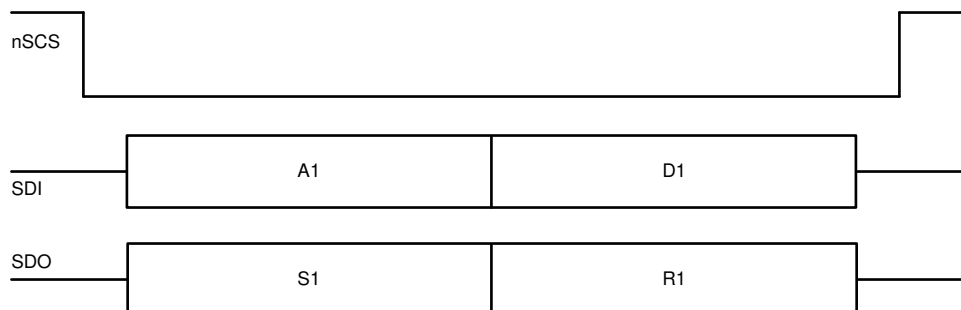


图 8-47.

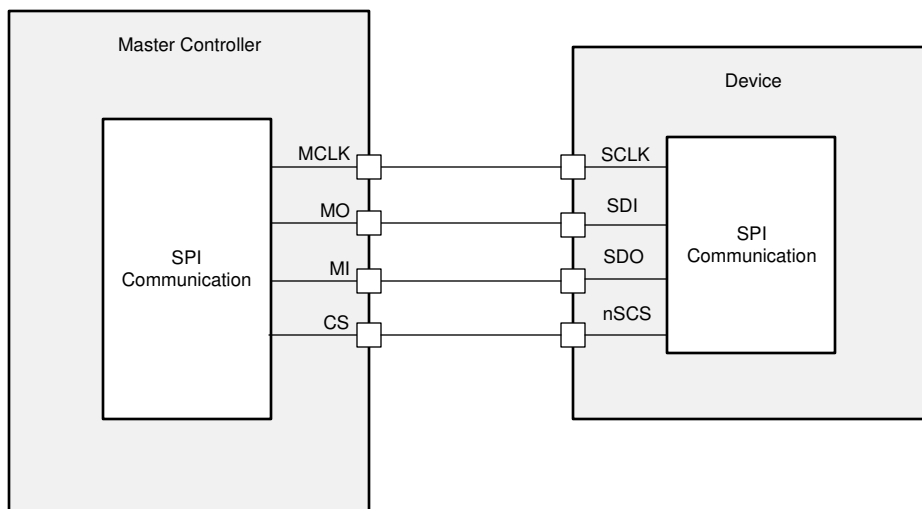


图 8-48.

表 8-9. SDI 输入数据字格式

读/写	地址						奇偶校 验	数据							
B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
W0	A5	A4	A3	A2	A1	A0	P	D7	D6	D5	D4	D3	D2	D1	D0

表 8-10. SDO 输出数据字格式

状态								数据							
B15	B14	B13	B12	B11	B10	B9	B8	B7	B6	B5	B4	B3	B2	B1	B0
S7	S6	S5	S4	S3	S2	S1	S0	D7	D6	D5	D4	D3	D2	D1	D0

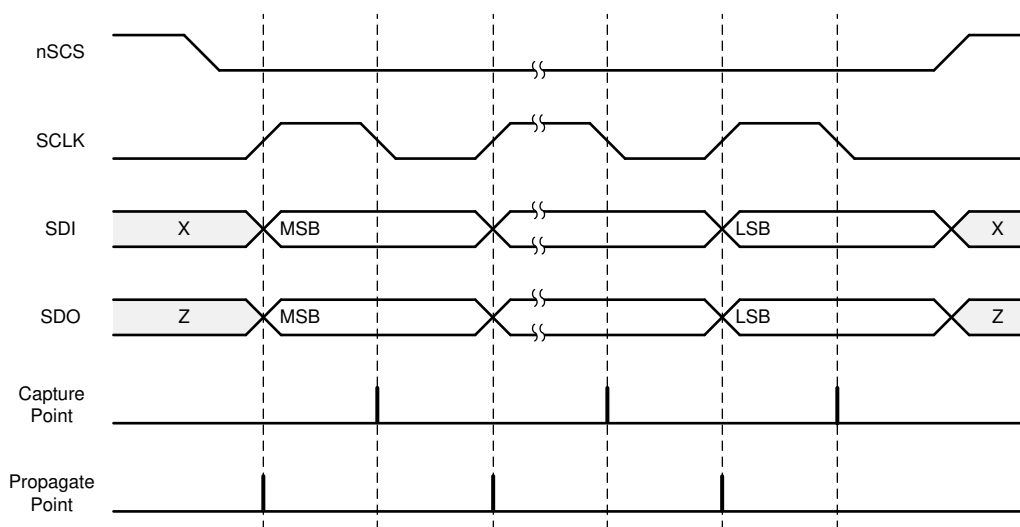


图 8-49. SPI 辅助时序图

SPI 错误处理

SPI 帧错误 (SPI_SCLK_FLT) : 如果 nSCS 在 16 位帧结束之前被置为无效，则会检测到 SPI 帧错误并且在 STAT2 中设置 SPI_SCLK_FLT 位。SPI_SCLK_FLT 状态位被锁存，当通过 CLR_FLT 位或 nSLEEP 复位脉冲发出清除故障命令后，可以清除该状态位。

SPI 地址错误 (SPI_ADDR_FLT)：如果在 SDI 上输入 SPI 数据的 ADDR 字段中提供了无效地址，则会检测到 SPI 地址错误并设置 STAT2 中的 SPI_ADDR_FLT 位。无效地址是未在[寄存器映射](#)中定义的任何地址，即地址不在地址 0x0 到 0xC 范围内。SPI_ADDR_FLT 状态位被锁存，当通过 CLR_FLT 位或 nSLEEP 复位脉冲发出清除故障命令后，可以清除该状态位。

8.6 寄存器映射

8.6.1 状态寄存器

表 8-11 列出了状态寄存器的存储器映射寄存器。表 8-11 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-11. 状态寄存器

偏移	缩写	寄存器名称	部分
0h	IC 状态寄存器	IC 状态寄存器	节 8.6.1.1
1h	状态寄存器 1	状态寄存器 1	节 8.6.1.2
2h	状态寄存器 2	状态寄存器 2	节 8.6.1.3

复杂的位访问类型经过编码可适应小型表单元。表 8-12 展示了适用于此部分中访问类型的代码。

表 8-12. 状态访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
R-0	R -0	读取 返回 0
复位或默认值		
-n		复位后的值或默认值

8.6.1.1 IC 状态寄存器 (偏移 = 0h) [复位 = 00h]

IC 状态寄存器如表 8-13 所示。

返回到[汇总表](#)。

表 8-13. IC 状态寄存器字段说明

位	字段	类型	复位	说明
7	MTR_LOCK	R	0h	电机锁定状态位 0h = 未检测到电机锁定 1h = 检测到电机锁定
6	BK_FLT	R	0h	降压故障位 0h = 未检测到降压稳压器故障情况 1h = 检测到降压稳压器故障情况
5	SPI_FLT	R	0h	SPI 故障位 0h = 未检测到 SPI 故障情况 1h = 检测到 SPI 故障情况
4	OCP	R	0h	过流保护状态位 0h = 未检测到过流情况 1h = 检测到过流情况
3	NPOR	R	0h	电源上电复位位 0h = 在 VM 上检测到上电复位情况 1h = 未在 VM 上检测到上电复位情况
2	OVP	R	0h	电源过压保护状态位 0h = 未在 VM 上检测到过压情况 1h = 在 VM 上检测到过压情况
1	OT	R	0h	过热故障状态位 0h = 未检测到过热警告/关断 1h = 检测到过热警告/关断
0	FAULT	R	0h	器件故障位 0h = 未检测到故障情况 1h = 检测到故障情况

8.6.1.2 状态寄存器 1 (偏移 = 1h) [复位 = 00h]

状态寄存器 1 如表 8-14 所示。

返回到[汇总表](#)。

表 8-14. 状态寄存器 1 字段说明

位	字段	类型	复位	说明
7	OTW	R	0h	过热警告状态位 0h = 未检测到过热警告 1h = 检测到过热警告
6	OTS	R	0h	过热关断状态位 0h = 未检测到过热关断 1h = 检测到过热关断
5	OCP_HC	R	0h	OUTC 的高侧开关上的过流状态 0h = 未在 OUTC 的高侧开关上检测到过流 1h = 在 OUTC 的高侧开关上检测到过流
4	OCL_LC	R	0h	OUTC 的低侧开关上的过流状态 0h = 未在 OUTC 的低侧开关上检测到过流 1h = 在 OUTC 的低侧开关上检测到过流
3	OCP_HB	R	0h	OUTB 的高侧开关上的过流状态 0h = 未在 OUTB 的高侧开关上检测到过流 1h = 在 OUTB 的高侧开关上检测到过流
2	OCP_LB	R	0h	OUTB 的低侧开关上的过流状态 0h = 未在 OUTB 的低侧开关上检测到过流 1h = 在 OUTB 的低侧开关上检测到过流
1	OCP_HA	R	0h	OUTA 的高侧开关上的过流状态 0h = 未在 OUTA 的高侧开关上检测到过流 1h = 在 OUTA 的高侧开关上检测到过流
0	OCP_LA	R	0h	OUTA 的低侧开关上的过流状态 0h = 未在 OUTA 的低侧开关上检测到过流 1h = 在 OUTA 的低侧开关上检测到过流

8.6.1.3 状态寄存器 2 (偏移 = 2h) [复位 = 00h]

状态寄存器 2 如表 8-15 所示。

返回到[汇总表](#)。

表 8-15. 状态寄存器 2 字段说明

位	字段	类型	复位	说明
7	RESERVED	R-0	0h	保留
6	OTP_ERR	R	0h	一次性可编程错误 0h = 未检测到 OTP 错误 1h = 检测到 OTP 错误
5	BUCK_OCP	R	0h	降压稳压器过流状态位 0h = 未检测到降压稳压器过流 1h = 检测到降压稳压器过流
4	BUCK_UV	R	0h	降压稳压器欠压状态位 0h = 未检测到降压稳压器欠压 1h = 检测到降压稳压器欠压
3	VCP_UV	R	0h	电荷泵欠压状态位 0h = 未检测到电荷泵欠压 1h = 检测到电荷泵欠压
2	SPI_PARITY	R-0	0h	SPI 奇偶校验错误位 0h = 未检测到 SPI 奇偶校验错误 1h = 检测到 SPI 奇偶校验错误
1	SPI_SCLK_FLT	R	0h	SPI 时钟组帧错误位 0h = 未检测到 SPI 时钟组帧错误 1h = 检测到 SPI 时钟组帧错误
0	SPI_ADDR_FLT	R	0h	SPI 地址错误位 0h = 未检测到 SPI 地址故障 (由于访问非用户寄存器) 1h = 检测到 SPI 地址故障

8.6.2 控制寄存器

表 8-16 列出了控制寄存器的存储器映射寄存器。表 8-16 中未列出的所有寄存器偏移地址都应视为保留的位置，并且不应修改寄存器内容。

表 8-16. 控制寄存器

偏移	缩写	寄存器名称	部分
3h	控制寄存器 1	控制寄存器 1	节 8.6.2.1
4h	控制寄存器 2	控制寄存器 2	节 8.6.2.2
5h	控制寄存器 3	控制寄存器 3	节 8.6.2.3
6h	控制寄存器 4	控制寄存器 4	节 8.6.2.4
7h	控制寄存器 5	控制寄存器 5	节 8.6.2.5
8h	控制寄存器 6	控制寄存器 6	节 8.6.2.6
9h	控制寄存器 7	控制寄存器 7	节 8.6.2.7
Ah	控制寄存器 8	控制寄存器 8	节 8.6.2.8
Bh	控制寄存器 9	控制寄存器 9	节 8.6.2.9
Ch	控制寄存器 10	控制寄存器 10	节 8.6.2.10

复杂的位访问类型经过编码可适应小型表单元。表 8-17 显示了适用于此部分中访问类型的代码。

表 8-17. 控制访问类型代码

访问类型	代码	说明
读取类型		
R	R	读取
R-0	R-0	读取 返回 0
写入类型		
W	W	写入
W1C	W1C	写入 1 以进行清除
WAPU	WAPU	写入 具有密码解锁功能的原子写入
复位或默认值		
-n		复位后的值或默认值

8.6.2.1 控制寄存器 1 (偏移 = 3h) [复位 = 00h]

控制寄存器 1 如表 8-18 所示。

返回到[汇总表](#)。

表 8-18. 控制寄存器 1 字段说明

位	字段	类型	复位	说明
7-3	RESERVED	R-0	0h	保留
2-0	REG_LOCK	R/WAPU	0h	寄存器锁定位 0h = 除非已锁定或解锁，否则无效 1h = 除非已锁定或解锁，否则无效 2h = 除非已锁定或解锁，否则无效 3h = 向此寄存器写入 011b 可解锁所有寄存器 4h = 除非已锁定或解锁，否则无效 5h = 除非已锁定或解锁，否则无效 6h = 写入 110b 可锁定设置并忽略后续寄存器写入，除非写入这些位和地址 0x03h 位 2-0。 7h = 除非已锁定或解锁，否则无效

8.6.2.2 控制寄存器 2 (偏移 = 4h) [复位 = 80h]

控制寄存器 2 如表 8-19 所示。

返回到[汇总表](#)。

表 8-19. 控制寄存器 2 字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R/W	0h	保留
5	SDO_MODE	R/W	0h	SDO 模式设置 0h = SDO IO 处于开漏模式 1h = SDO IO 处于推挽模式
4-3	SLEW	R/W	0h	压摆率设置 0h = 压摆率为 25V/μs 1h = 压摆率为 50V/μs 2h = 压摆率为 125V/μs 3h = 压摆率为 200V/μs
2-1	PWM_MODE	R/W	0h	器件模式选择 0h = 使用模拟霍尔进行异步整流 1h = 使用数字霍尔进行异步整流 2h = 使用模拟霍尔进行同步整流 3h = 使用数字霍尔进行同步整流
0	CLR_FLT	W1C	0h	清除故障 0h = 未发出清除故障命令 1h = 将锁存的故障位清零。该位在写入后自动复位。

8.6.2.3 控制寄存器 3 (偏移 = 5h) [复位 = 46h]

控制寄存器 3 如表 8-20 所示。

返回到[汇总表](#)。

表 8-20. 控制寄存器 3 字段说明

位	字段	类型	复位	说明
7	RESERVED	R-0	0h	保留
6	RESERVED	R/W	0h	保留
5	RESERVED	R/W	0h	保留
4	PWM_100_DUTY_SEL	R/W	0h	100% 占空比时 PWM 的频率 0h = 20KHz 1h = 40KHz
3	OVP_SEL	R/W	0h	过压电平设置 0h = VM 过压电平为 34V 1h = VM 过压电平为 22V
2	OVP_EN	R/W	1h	过压使能位 0h = 禁用过压保护 1h = 启用过压保护
1	SPI_FLT_REP	R/W	1h	SPI 故障报告禁用位 0h = 启用 nFAULT 引脚上的 SPI 故障报告 1h = 禁用 nFAULT 引脚上的 SPI 故障报告
0	OTW_REP	R/W	0h	过热警告报告位 0h = 禁用 nFAULT 上的过热报告 1h = 启用 nFAULT 上的过热报告

8.6.2.4 控制寄存器 4 (偏移 = 6h) [复位 = 10h]

控制寄存器 4 如表 8-21 所示。

返回到[汇总表](#)。

表 8-21. 控制寄存器 4 字段说明

位	字段	类型	复位	说明
7	DRV_OFF	R/W	0h	驱动器关闭位 0h = 无操作 1h = 高阻态 FET
6	OCP_CBC	R/W	0h	OCP PWM 周期操作位 0h = PWM 输入周期更改中的 OCP 清除被禁用 1h = PWM 输入周期更改中的 OCP 清除被启用
5-4	OCP_DEG	R/W	1h	OCP 抗尖峰脉冲时间设置 0h = OCP 抗尖峰脉冲时间为 0.2μs 1h = OCP 抗尖峰脉冲时间为 0.6μs 2h = OCP 抗尖峰脉冲时间为 1.2μs 3h = OCP 抗尖峰脉冲时间为 1.6μs
3	OCP_RETRY	R/W	0h	OCP 重试时间设置 0h = OCP 重试时间为 5ms 1h = OCP 重试时间为 500ms
2	OCP_LVL	R/W	0h	过流电平设置 0h = OCP 电平为 9A 1h = OCP 电平为 13A
1-0	OCP_MODE	R/W	0h	OCP 故障模式 0h = 过流导致锁存故障 1h = 过流导致自动重试故障 2h = 保留 3h = 保留

8.6.2.5 控制寄存器 5 (偏移 = 7h) [复位 = 00h]

控制寄存器 5 如表 8-22 所示。

返回到[汇总表](#)。

表 8-22. 控制寄存器 5 字段说明

位	字段	类型	复位	说明
7	RESERVED	R/W	0h	保留
6	ILIM_RECIR	R/W	0h	电流限制再循环设置 0h = 通过 FET 的电流再循环 (制动模式) 1h = 通过二极管的电流再循环 (滑行模式)
5	RESERVED	R/W	0h	保留
4	保留	R/W	0h	保留
3	EN_AAR	R/W	0h	有效异步整流使能位 0h = 禁用 AAR 模式 1h = 启用 AAR 模式
2	EN_ASR	R/W	0h	有效同步整流使能位 0h = 禁用 ASR 模式 1h = 启用 ASR 模式
1-0	保留	R/W	0h	保留

8.6.2.6 控制寄存器 6 (偏移 = 8h) [复位 = 00h]

控制寄存器 6 如表 8-23 所示。

返回到[汇总表](#)。

表 8-23. 控制寄存器 6 字段说明

位	字段	类型	复位	说明
7-6	RESERVED	R-0	0h	保留
5	RESERVED	R/W	0h	保留
4	BUCK_PS_DIS	R/W	0h	降压电源时序禁用位 0h = 启用降压电源时序 1h = 禁用降压电源时序
3	BUCK_CL	R/W	0h	降压电流限制设置 0h = 降压稳压器电流限制设置为 600mA 1h = 降压稳压器电流限制设置为 150mA
2-1	BUCK_SEL	R/W	0h	降压电压选择 0h = 降压电压为 3.3V 1h = 降压电压为 5.0V 2h = 降压电压为 4.0V 3h = 降压电压为 5.7V
0	BUCK_DIS	R/W	0h	降压禁用位 0h = 启用降压稳压器 1h = 禁用降压稳压器

8.6.2.7 控制寄存器 7 (偏移 = 9h) [复位 = 00h]

控制寄存器 7 如表 8-24 所示。

返回到[汇总表](#)。

表 8-24. 控制寄存器 7 字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R-0	0h	保留
4	HALL_HYS	R/W	0h	霍尔比较器迟滞设置 0h = 5mV 1h = 50mV
3	BRAKE_MODE	R/W	0h	制动模式设置 0h = 器件运行在制动模式下制动 1h = 器件运行在制动模式下滑行
2	COAST	R/W	0h	滑行位 0h = 禁用器件滑行模式 1h = 启用器件滑行模式
1	RESERVED	R/W	0h	保留
0	DIR	R/W	0h	方向位 0h = 电机方向设置为顺时针方向 1h = 电机方向设置为逆时针方向

8.6.2.8 控制寄存器 8 (偏移 = Ah) [复位 = 00h]

控制寄存器 8 如表 8-25 所示。

返回到[汇总表](#)。

表 8-25. 控制寄存器 8 字段说明

位	字段	类型	复位	说明
7-6	FGOUT_SEL	R/W	0h	电气频率生成输出模式位 0h = FGOUT 频率为 3 倍换向频率 1h = FGOUT 频率为 1 倍换向频率 2h = FGOUT 频率为 0.5 倍换向频率 3h = FGOUT 频率为 0.25 倍换向频率
5	RESERVED	R-0	0h	保留
4	MTR_LOCK_RETRY	R/W	0h	电机锁定重试时间设置 0h = 500ms 1h = 5000ms
3-2	MTR_LOCK_TDET	R/W	0h	电机锁定检测时间设置 0h = 300ms 1h = 500ms 2h = 1000ms 3h = 5000ms
1-0	MTR_LOCK_MODE	R/W	0h	电机锁定故障选项 0h = 电机锁定导致锁存故障 1h = 电机锁定导致自动重试故障 2h = 仅报告电机锁定但不采取任何措施 3h = 不报告电机锁定且不采取任何措施

8.6.2.9 控制寄存器 9 (偏移 = Bh) [复位 = 00h]

控制寄存器 9 如表 8-26 所示。

返回到[汇总表](#)。

表 8-26. 控制寄存器 9 字段说明

位	字段	类型	复位	说明
7-3	RESERVED	R-0	0h	保留
2-0	ADVANCE_LVL	R/W	0h	相位超前设置 0h = 0° 1h = 4° 2h = 7° 3h = 11° 4h = 15° 5h = 20° 6h = 25° 7h = 30°

8.6.2.10 控制寄存器 10 (偏移 = Ch) [复位 = 00h]

控制寄存器 10 如表 8-27 所示。

返回到[汇总表](#)。

表 8-27. 控制寄存器 10 字段说明

位	字段	类型	复位	说明
7-5	RESERVED	R-0	0h	保留
4	DLYCMP_EN	R/W	0h	启用驱动器延迟补偿 0h = 禁用 1h = 启用
3-0	DLY_TARGET	R/W	0h	针对驱动器延迟补偿的延迟目标 0h = 0μs 1h = 0.4μs 2h = 0.6μs 3h = 0.8μs 4h = 1μs 5h = 1.2μs 6h = 1.4μs 7h = 1.6μs 8h = 1.8μs 9h = 2μs Ah = 2.2μs Bh = 2.4μs Ch = 2.6μs Dh = 2.8μs Eh = 3μs Fh = 3.2μs

9 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

9.1 应用信息

MCT8315Z 可用于驱动无刷直流电机。以下设计过程可用于配置 MCT8315Z。

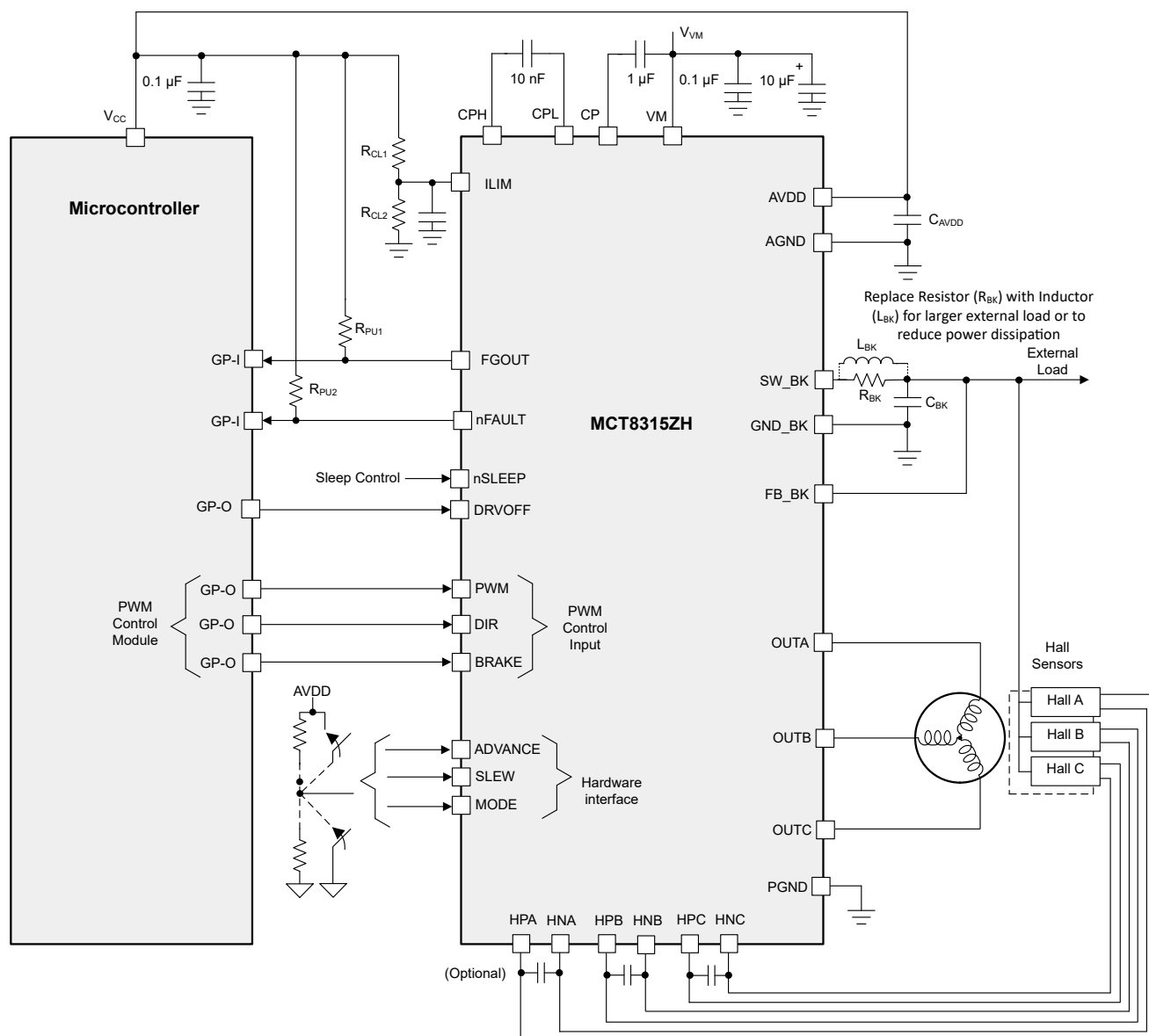


图 9-1. MCT8315ZH (带降压的硬件型号) 的主要应用原理图

备注

对于 MCT8315ZT (不带降压的硬件型号) , 引脚 2 和 4 应保持开路 (悬空) , 而引脚 3 应连接到 PGND。

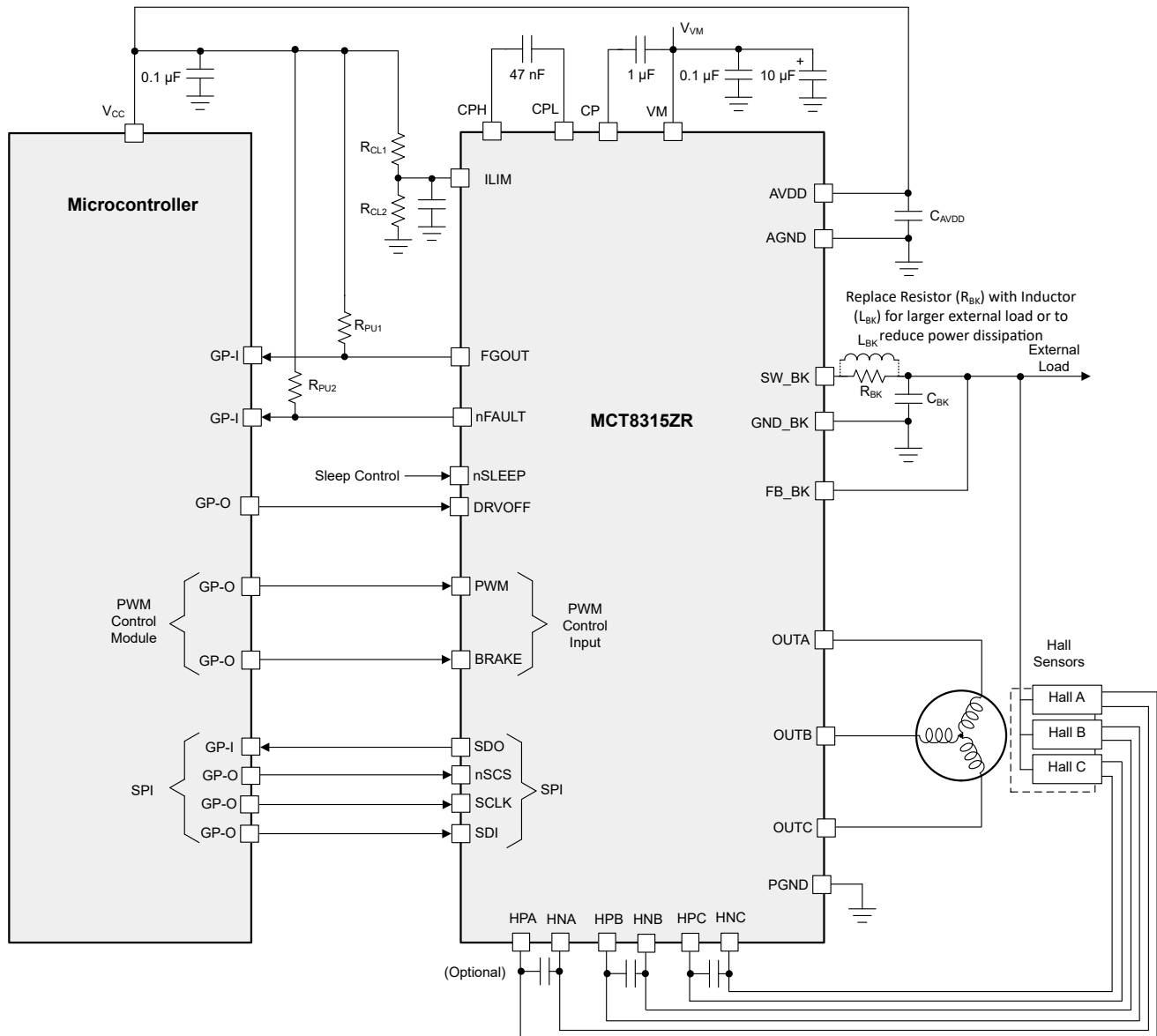


图 9-2. MCT8315ZR (SPI 型号) 的主要应用原理图

9.2 霍尔传感器配置和连接

本节中的霍尔传感器连接组合是常见连接。

9.2.1 典型配置

MCT8315Z 器件上的霍尔传感器输入可以与各种霍尔传感器相连接。通常使用霍尔元件，其输出差分信号。若要使用此类传感器，可使用 AVDD 稳压器为霍尔传感器供电。图 9-3 显示了相关连接。

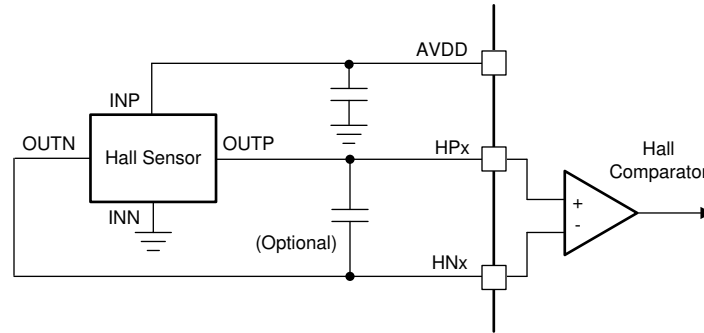


图 9-3. 典型霍尔传感器配置

由于霍尔传感器输出信号的振幅非常低，因此通常在霍尔输入端放置电容器，帮助抑制来自电机的耦合噪声。通常使用值为 1nF 至 100nF 的电容器。

9.2.2 开漏配置

一些电机使用具有开漏输出的数字霍尔传感器。这些传感器也可与 MCT8315Z 器件配合使用，但增加了一些电阻器，如图 9-4 中所示。

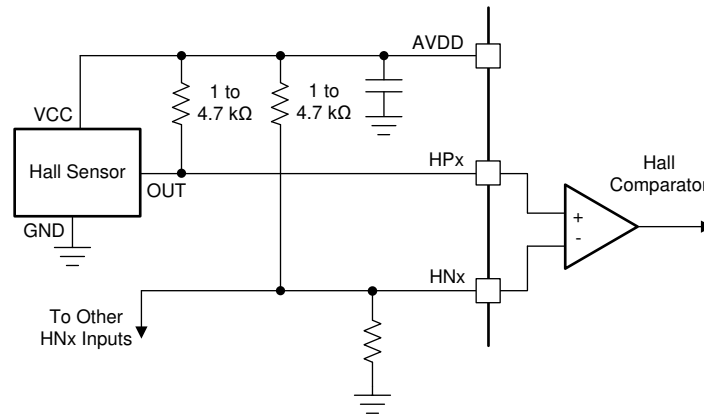


图 9-4. 开漏霍尔传感器配置

负 (HNx) 输入通过 AVDD 引脚和地之间的一对电阻器偏置到 AVDD/2。对于集电极开路霍尔传感器，正 (HPx) 输入上需要一个额外的上拉电阻器连接到 AVDD 引脚。同样，AVDD 输出通常可用于为霍尔传感器供电。

9.2.3 串联配置

霍尔元件也会串联或并联，具体取决于霍尔传感器的电流/电压要求。图 9-5 展示了通过 MCT8315Z 内部 LDO (AVDD) 供电的霍尔传感器的串联连接。如果每个霍尔传感器的电流要求较高 (>10mA)，则使用此配置

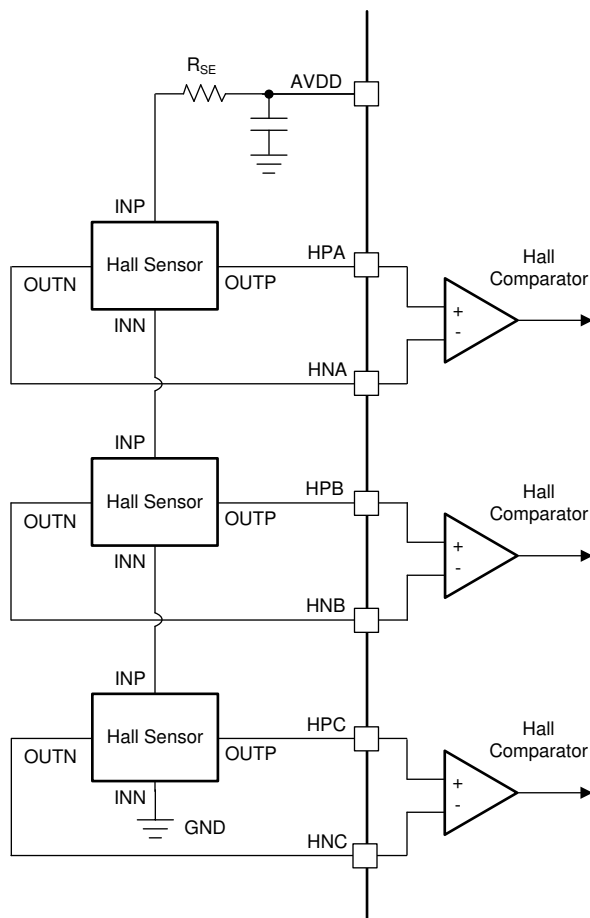


图 9-5. 以串联配置连接的霍尔传感器

9.2.4 并行配置

图 9-6 展示了由 AVDD 供电的霍尔传感器的并联连接。如果每个霍尔传感器的电流要求较低 ($<10\text{mA}$)，则可以使用此配置。

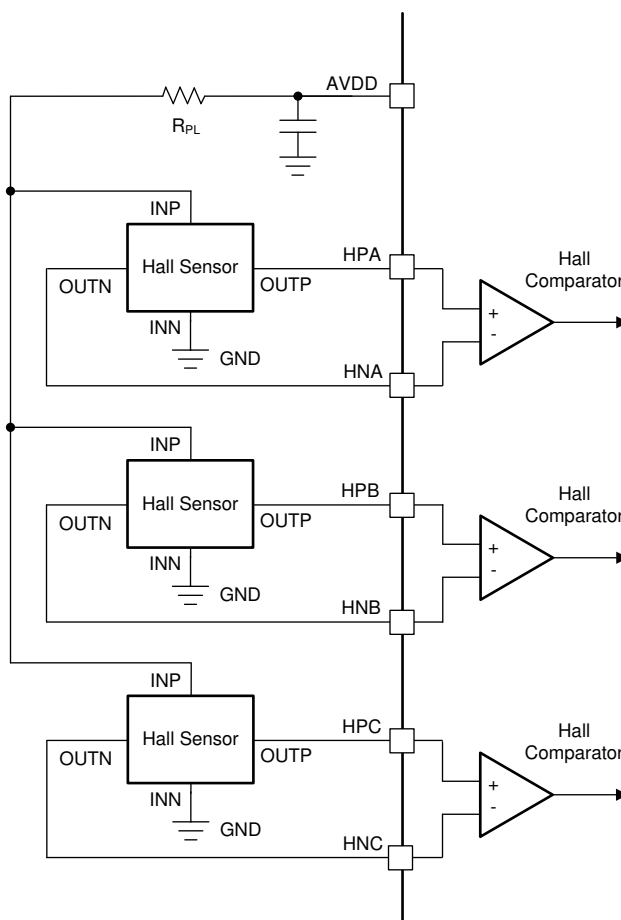


图 9-6. 以并行配置连接的霍尔传感器

9.3 典型应用

9.3.1 具有电流限制特性的三相无刷直流电机控制

在此应用中，MCT8315Z 用于驱动电流限制高达 100% 占空比的无刷直流电机。以下设计过程可用于在限流模式下配置 MCT8315Z。

9.3.1.1 详细设计过程

表 9-1 列出了系统设计的示例输入参数。

表 9-1. 设计参数

设计参数	参考值	示例值
电源电压	V_{VM}	24V
电机峰值电流	I_{PEAK}	2A
PWM 频率	f_{PWM}	50kHz
压摆率设置	SR	200V/ μ s
降压稳压器输出电压	V_{BK}	3.3V

9.3.1.1.1 电机电压

无刷直流电机通常具有特定的额定电压（例如 12V 或 24V）。以较高的电压运行电机意味着获得相同电机功率所需的驱动电流较低。在较低电压下运行通常可以更精确地控制相电流。MCT8315Z 可在低至 4.5V 的电源电压下工作。更高的工作电压也意味着更高的可获得转速。由于最大 V_M 额定值为 40V，MCT8315Z 支持各种可能的工作电压。

9.3.1.1.2 使用主动消磁

主动消磁通过在体二极管开始导通时自动导通 MOSFET 以降低二极管导通损耗，从而降低器件中的功率损耗。它用于切换换向状态时的梯形换向（关断一个高侧 MOSFET 并导通另一个高侧 MOSFET，同时保持低侧 MOSFET 导通）。当在 SPI 型号中设置 EN_AS_R 和 EN_AA_R 位或在硬件型号中将 MODE 引脚将设置为模式 5、模式 6 或模式 7 时，将启用主动消磁。

当在禁用主动消磁的情况下切换换向状态时，会插入死区时间，低侧 MOSFET 的体二极管会导通，同时导通另一个高侧 MOSFET，以继续通过电机提供电流。由于二极管的正向偏置电压和较慢的电流耗散，该导通期间会导致更高的功率损耗。图 9-7 显示了在切换换向状态时的体二极管导通。

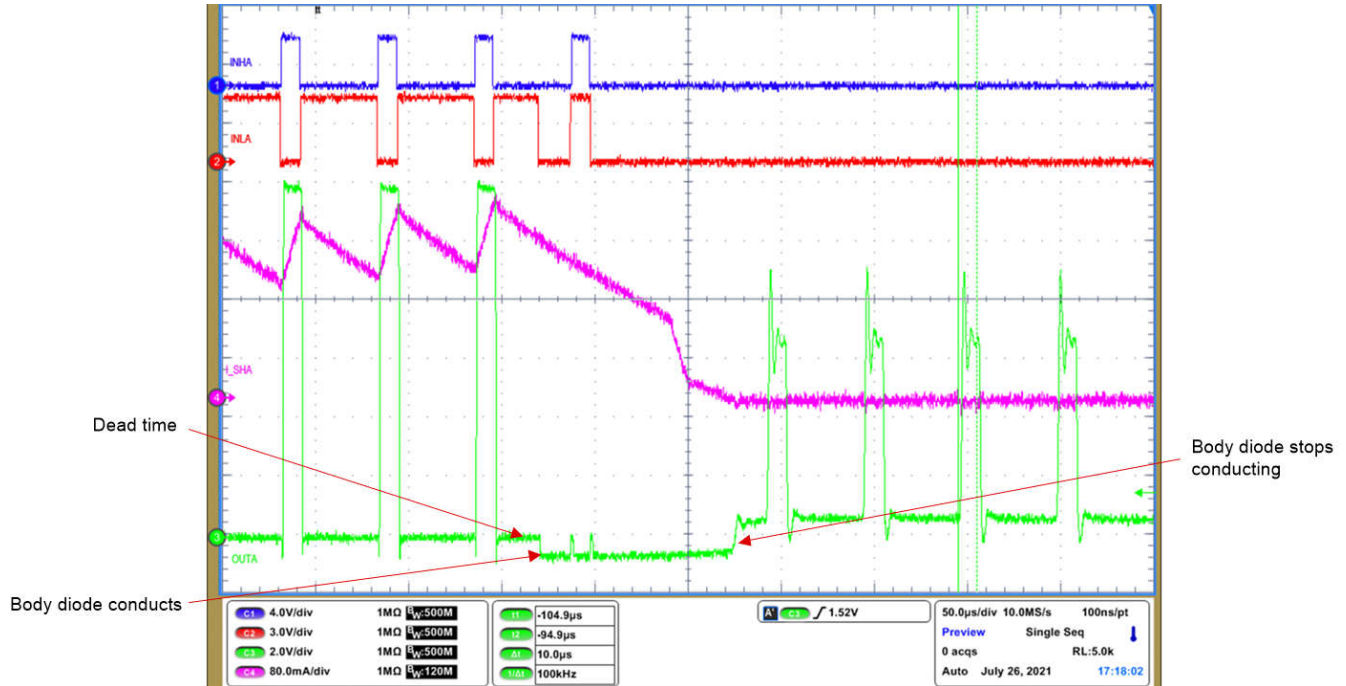


图 9-7. 在 MCT8315Z 中禁用了主动消磁

启用主动消磁后，AD_HS 和 AD_LS 比较器会检测此检测 FET 电压何时高于或低于编程的阈值。在死区时间期间之后，如果超过阈值达到一段固定的时间，体二极管将导通，逻辑内核将导通低侧 FET，以提供功率损耗更小的导电路径。一旦 V_{DS} 电压低于比较器阈值，MOSFET 就会关断，电流短暂地流过体二极管，直到电流完全衰减至零。如图 9-8 中所示。

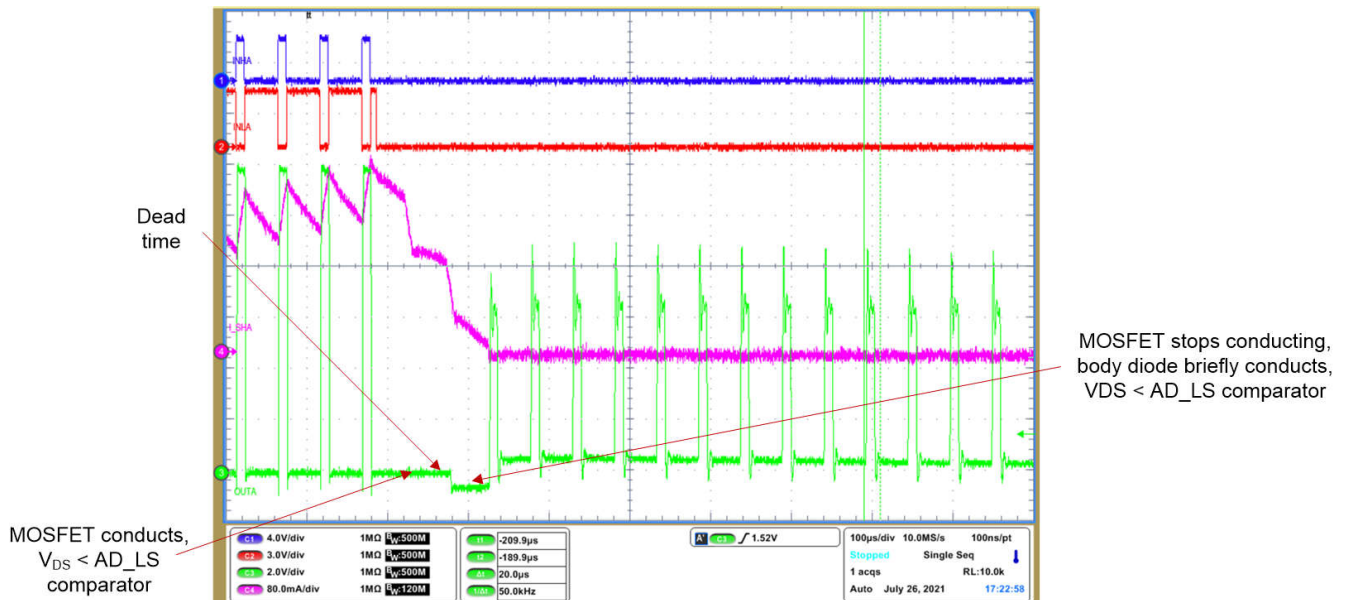


图 9-8. 在 MCT8315Z 中启用了主动消磁

9.3.1.1.3 使用延迟补偿

死区时间延迟和传播延迟的差异可能导致 PWM 的输出时序不匹配，从而导致占空比失真。为了适应各种输入条件之间的传播延迟差异，MCT8315Z 集成了延迟补偿特性。

延迟补偿用于通过添加可变延迟时间 (t_{var}) 来匹配预设的目标延迟时间，来匹配同相和异相电流的延迟时间。该延迟时间在 SPI 器件中是可配置的，建议在数据表中选择一个目标延迟时间，该目标延迟时间等于传播延迟时间加上驱动器死区时间 ($t_{pd} + t_{dead}$)。

有关延迟补偿实施的示例，请访问[集成 MOSFET 驱动器中的延迟和死区时间](#)应用手册。

9.3.1.1.4 使用降压稳压器

在 MCT8315Z 中，无论是否使用降压稳压器，都必须填充降压稳压器元件。

如果未使用，应通过为 R_{BK} 放置 22Ω 的小阻值电阻器并为 C_{BK} 放置额定电压为 10V 的 $22\mu F$ 电容器来配置电阻器模式，从而更大限度地减少电路板空间并降低元件成本。要禁用降压稳压器，SPI 型号需设置 BUCK_DIS，硬件型号无法禁用降压稳压器。

如果使用降压稳压器，则可以选择电感器模式或电阻器模式。电感器模式允许 L_{BK} 使用 $22\mu H$ 或 $47\mu H$ 电感器。建议 C_{BK} 为 $22\mu F$ 。由于降压稳压器可提供高达 600mA 的外部电流，因此请确保选择合适的电感器，以便在 20% 电感降下实现最大峰值饱和电流。

如果负载要求小于 40mA，电阻器模式允许在外部电阻器中耗散功率。确保电阻器能够满足最坏情况下 V_M 降压所需的功率耗散。要计算额定电压为 24V 的系统、3.3V 降压输出电压和 20mA 负载电流所需的电阻器额定功率，请参阅[方程式 6](#)、[方程式 7](#) 和 [方程式 8](#)。

$$P_{R_{BK}} > (V_M - V_{BK}) \times I_{BK} \quad (6)$$

$$P_{R_{BK}} > (24V - 3.3V) \times 20mA \quad (7)$$

$$P_{R_{BK}} > 0.434W \quad (8)$$

9.3.1.1.5 功率损耗和结温损耗

要根据功率损耗计算 MCT8315Z 的结温，请使用[方程式 9](#)。请注意，热阻 θ_{JA} 取决于 PCB 配置，例如环境温度、PCB 层数、顶层和底层的铜厚度以及 PCB 面积。

$$T_J[^\circ C] = P_{loss}[W] \times \theta_{JA}\left[\frac{^\circ C}{W}\right] + T_A[^\circ C] \quad (9)$$

下表显示了 MCT8315Z 中每个损耗的计算公式摘要。

表 9-2. MCT8315Z 功率损耗

损耗类型	公式
待机功耗	$P_{standby} = V_{PVDD} \times I_{PVDD}$
GVDD CP 模式 ($PVDD < 18V$)	$P_{LDO} = 2 \times V_{PVDD} \times I_{GVDD} - V_{GVDD} \times I_{GVDD}$
GVDD LDO 模式 ($PVDD > 18V$)	$P_{LDO} = (V_{PVDD} - V_{GVDD}) \times I_{GVDD}$
AVDD LDO	$P_{LDO} = (V_{PVDD} - V_{AVDD}) \times I_{AVDD}$

9.3.1.2 应用曲线

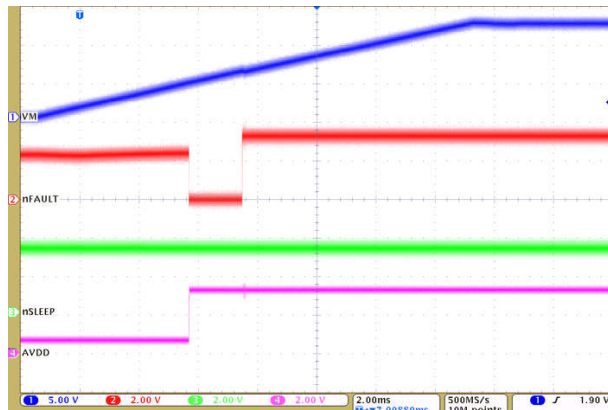


图 9-9. 通过 VM 实现器件上电

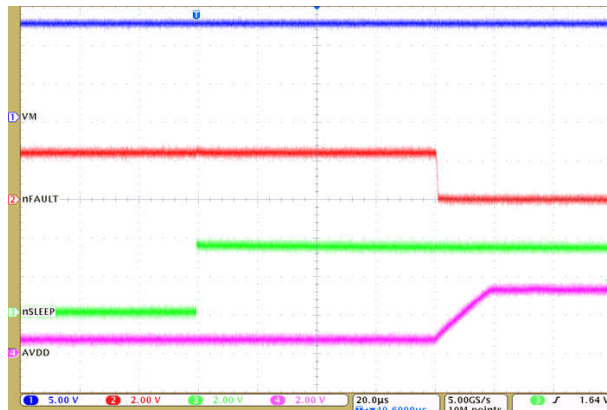


图 9-10. 通过 nSLEEP 实现器件上电

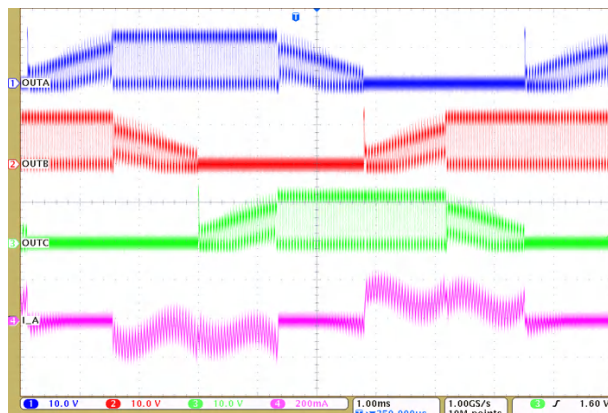


图 9-11. 驱动器 PWM 运行

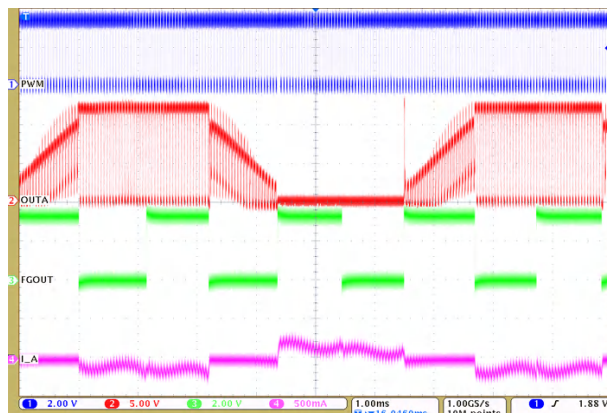


图 9-12. 带 FGOUT 的驱动器 PWM 运行

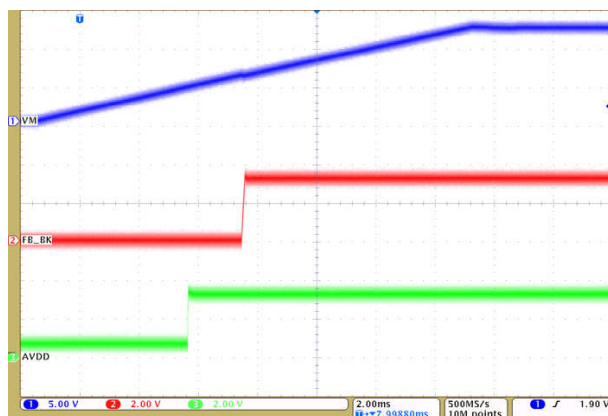


图 9-13. 电源管理

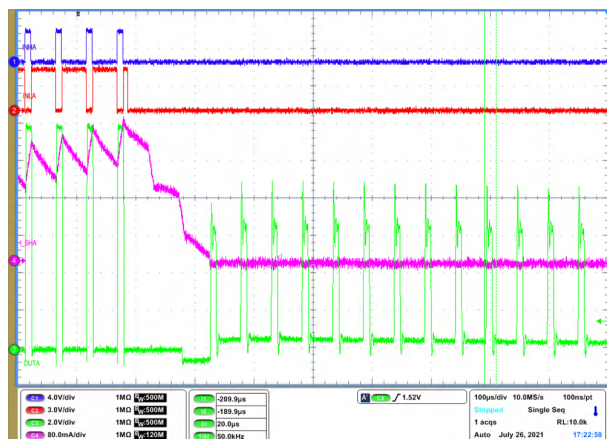


图 9-14. 具有主动消磁功能的驱动器 PWM (ASR 和 AAR)

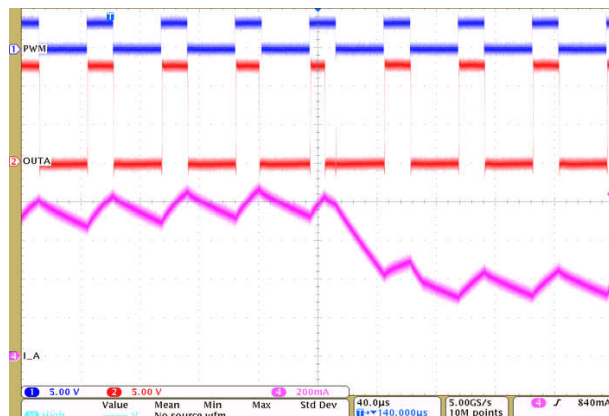


图 9-15. 带电流限制的驱动器 PWM 运行

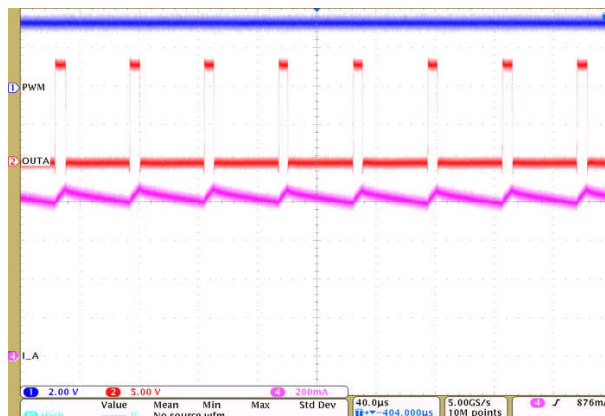


图 9-16. 带电流斩波的驱动器 100% 运行

10 电源相关建议

10.1 大容量电容

配备合适的局部大容量电容是电机驱动系统设计中的一项重要因素。使用更多的大容量电容通常是有益的，但缺点是增加了成本和物理尺寸。

所需的局部电容数量取决于多种因素，包括：

- 电机系统所需的最高电流
- 电源的电容和电流能力
- 电源和电机系统之间的寄生电感量
- 可接受的电压纹波
- 使用的电机类型（有刷直流、无刷直流、步进电机）
- 电机制动方法

电源与电机驱动系统之间的电感限制了电流随着电源而变化的速率。如果局部大容量电容太小，系统会响应电机电压变化带来的过大的电流需求或转储。当使用足够大的大容量电容时，电机电压保持稳定，并且可以快速提供大电流。

数据表通常会给出建议值，但需要进行系统级测试来确定大小适中的大容量电容。

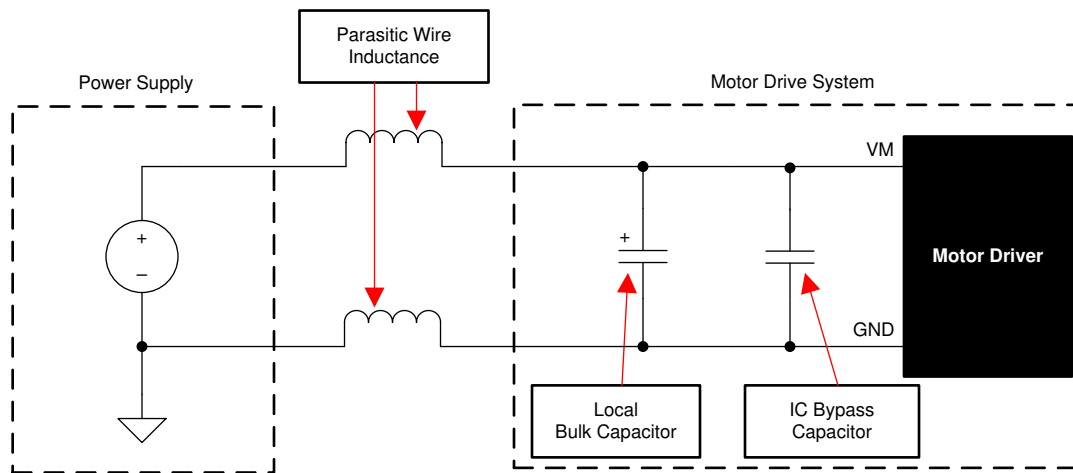


图 10-1. 带外部电源的电机驱动系统示例设置

大容量电容的额定电压应高于工作电压，以便在电机向电源传递能量时提供裕度。

11 布局

11.1 布局指南

放置大容量电容器时应尽量缩短通过电机驱动器器件的大电流路径的距离。连接金属布线宽度应尽可能宽，并且在连接 PCB 层时应使用许多过孔。这些做法最大限度地减少了电感并允许大容量电容器提供大电流。

电荷泵、AVDD 和 VREF 电容器等低容值电容器应为陶瓷电容器，并应靠近器件引脚放置。

大电流器件输出应使用宽金属布线。

为减少大瞬态电流进入小电流信号路径的噪声耦合和 EMI 干扰，应在 PGND 和 AGND 之间分区接地。TI 建议将所有非功率级电路（包括散热焊盘）连接到 AGND，以降低寄生效应并改善器件的功率耗散。（可选）可以拆分 GND_BK。确保接地端通过网络连接或宽电阻器连接，减小电压偏移并保持栅极驱动器性能。

器件散热焊盘应焊接到 PCB 顶层地平面。应使用多个过孔连接到较大的底层接地平面。使用大金属平面和多个过孔有助于散发器件中产生的功率损耗。

为了提高热性能，请在 PCB 的所有可能层上尽可能地增大连接到散热焊盘接地端的接地面积。使用较厚的覆铜可以降低结至空气热阻并改善芯片表面的散热。

通过接地隔离将 SW_BK 和 FB_BK 迹线分开，以减少降压开关作为噪声耦合到降压外部反馈环路中的情况。尽可能加宽 FB_BK 迹线，以实现更快的负载开关。

图 11-1 显示了 MCT8315Z 的布局示例。

11.2 布局示例

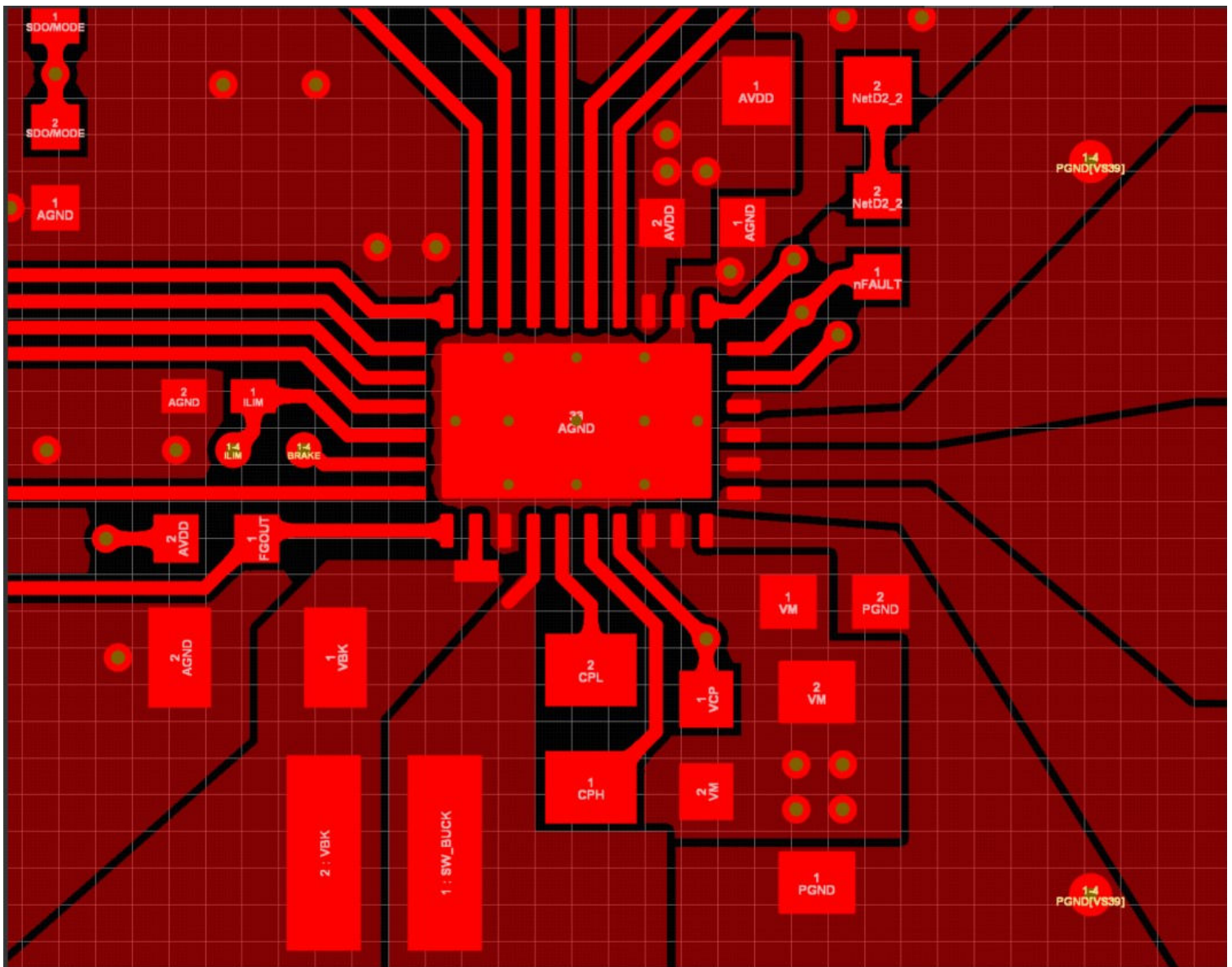


图 11-1. MCT8315Z 的建议布局示例

11.3 散热注意事项

MCT8315Z 具有如前所述的热关断功能 (TSD)。如果内核温度超过 165°C (最低)，则会禁用器件，直到温度降至安全水平。

如果该器件有任何进入热关断状态的倾向，则说明功耗过大、散热不足或环境温度过高。

11.3.1 功率损耗

MCT8315Z 中的功率损耗包括待机功率损耗、LDO 和降压功率损耗、FET 导通和开关损耗以及二极管损耗。FET 导通损耗在 MCT8315Z 的总功率耗散中占主导地位。在启动和故障情况下，输出电流远大于正常电流；务必将这些峰值电流及其持续时间考虑在内。总器件耗散是三个半桥中每个半桥耗散的总功率。器件可耗散的最大功率取决于环境温度和散热。请注意， $R_{DS(on)}$ 随温度升高而增加，因此随着器件发热，功率耗散也会增大。在设计 PCB 和散热时，应考虑这一点。

下面显示了梯形控制的每个损耗计算公式的摘要。

表 11-1. MCT8315Z 梯形控制的功率损耗

损耗类型	梯形波
待机功耗	$P_{standby} = V_M \times I_{VM_TA}$
LDO (来自 VM)	$P_{LDO} = (V_M - V_{AVDD}) \times I_{AVDD}$
FET 导通	$P_{CON} = 2 \times I_{RMS(trap)} \times R_{ds,on(TA)}$
FET 开关	$P_{SW} = I_{PK(trap)} \times V_{PK(trap)} \times t_{rise/fall} \times f_{PWM}$
Diode	$P_{diode} = I_{RMS(trap)} \times V_{diode} \times t_{diode} \times f_{PWM}$
降压	$P_{BK} = 0.97 \times V_{BK} \times I_{BK}$

12 器件和文档支持

12.1 文档支持

12.1.1 相关文档

请参阅以下相关文档：

- 访问 [MCT8315ZH-EVM 工具页面](#)
- 下载 [BLDC Integrated MOSFET Thermal Calculator 工具](#)
- 计算电机驱动器功率耗散，[SLVA504](#)
- PowerPAD™ 散热增强型封装，[SLMA002](#)
- PowerPAD™ 速成，[SLMA004](#)
- 采用 MSP430 且配有传感器的三相 BLDC 电机控制，[SLAA503](#)
- 了解电机驱动器电流额定值，[SLVA505](#)

12.2 支持资源

[TI E2E™ 中文支持论坛](#) 是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的[使用条款](#)。

12.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

12.4 静电放电警告



静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

12.5 术语表

[TI 术语表](#) 本术语表列出并解释了术语、首字母缩略词和定义。

13 机械、封装和可订购信息

下述页面包含机械、封装和订购信息。这些信息是适用于指定器件的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。如需获取此数据表的浏览器版本，请查看左侧的导航面板。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
MCT8315Z0HRRYR	Active	Production	WQFN (RRY) 32	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MCT8315 Z0HRRY
MCT8315Z0HRRYR.A	Active	Production	WQFN (RRY) 32	3000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	MCT8315 Z0HRRY

⁽¹⁾ **Status:** For more details on status, see our [product life cycle](#).

⁽²⁾ **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

⁽³⁾ **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

⁽⁴⁾ **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

⁽⁵⁾ **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

⁽⁶⁾ **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

GENERIC PACKAGE VIEW

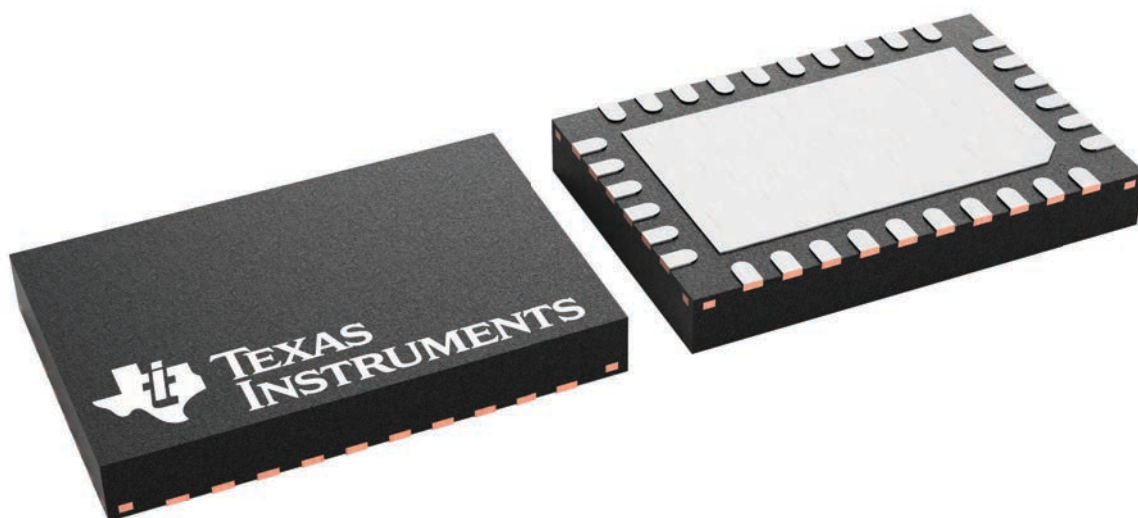
RRY 32

WQFN - 0.8 mm max height

4 x 6, 0.5 mm pitch

PLASTIC QUAD FLATPACK - NO LEAD

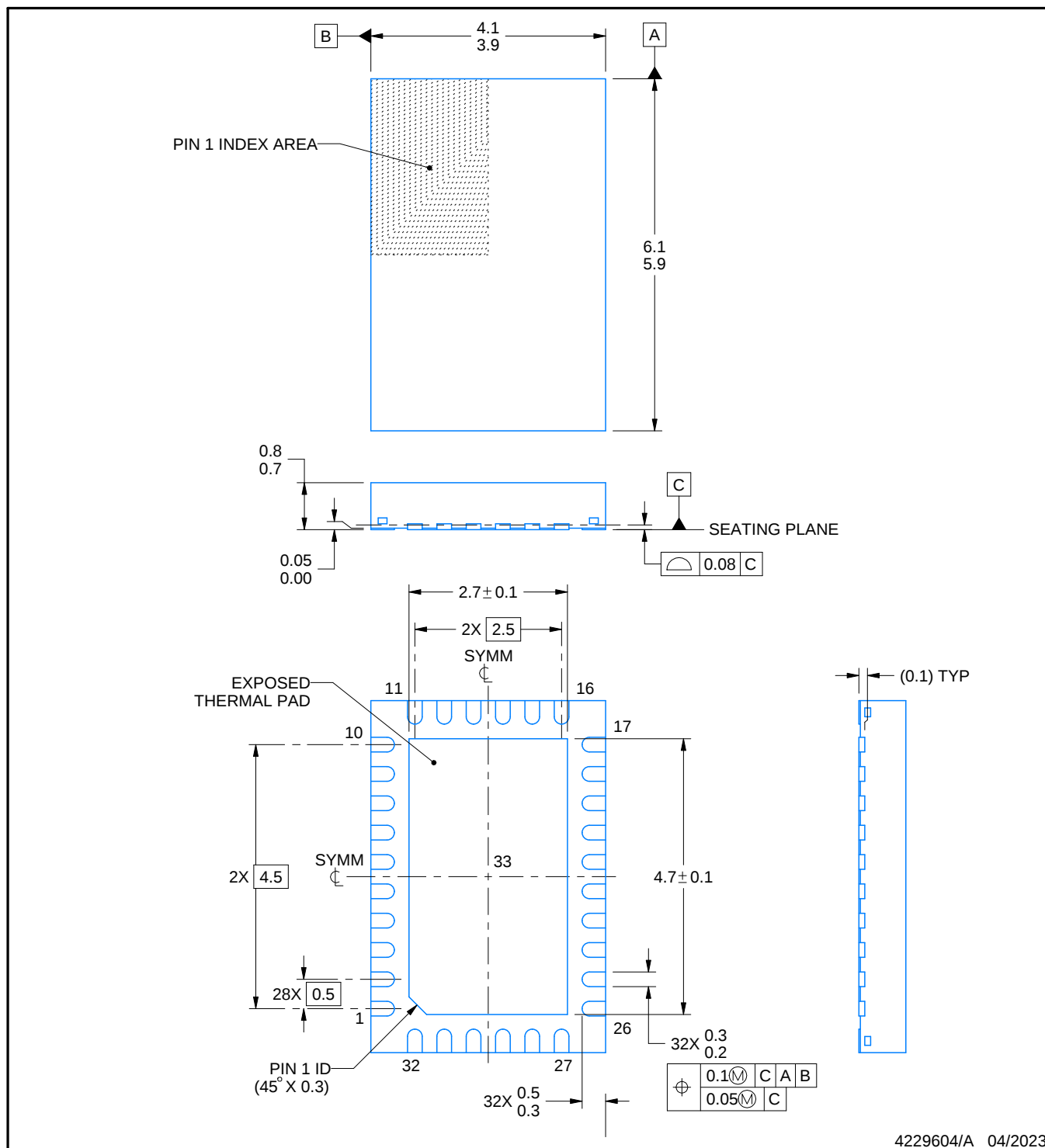
This image is a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.





WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



NOTES:

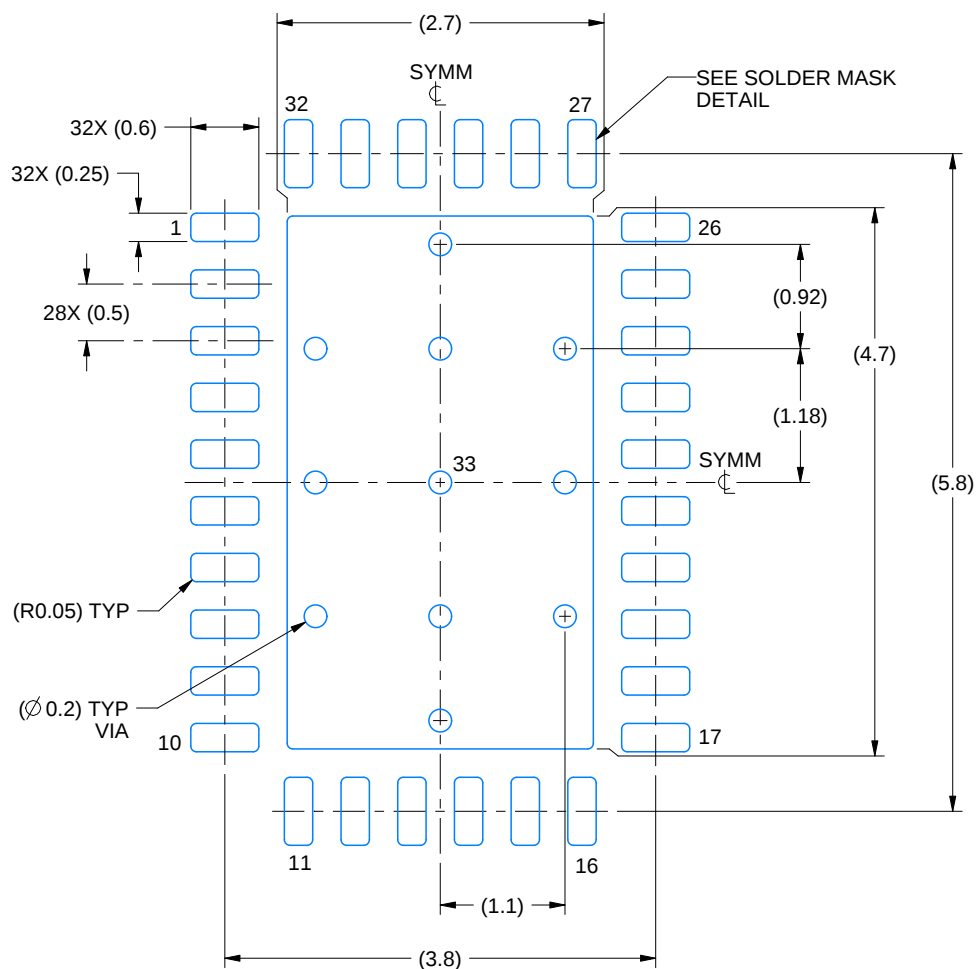
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. The package thermal pad must be soldered to the printed circuit board for thermal and mechanical performance.

EXAMPLE BOARD LAYOUT

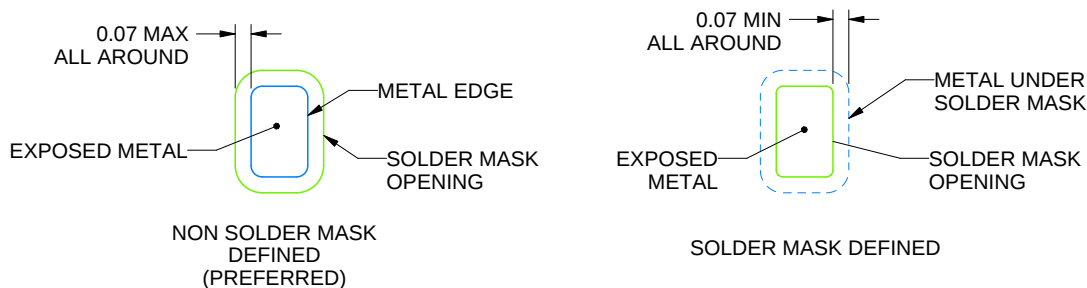
RRY0032B

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 15X



SOLDER MASK DETAILS
NOT TO SCALE

4229604/A 04/2023

NOTES: (continued)

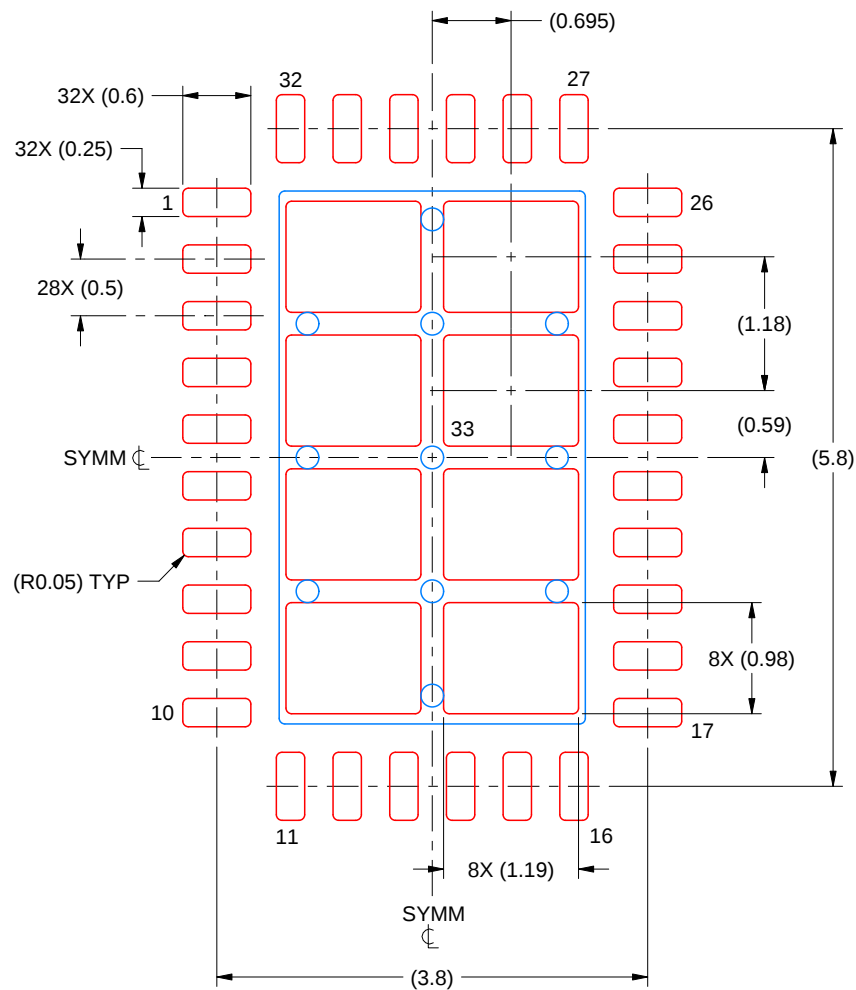
- This package is designed to be soldered to a thermal pad on the board. For more information, see Texas Instruments literature number SLUA271 (www.ti.com/lit/sluea271).
- Vias are optional depending on application, refer to device data sheet. If any vias are implemented, refer to their locations shown on this view. It is recommended that vias under paste be filled, plugged or tented.

EXAMPLE STENCIL DESIGN

RRY0032B

WQFN - 0.8 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



SOLDER PASTE EXAMPLE
BASED ON 0.125 MM THICK STENCIL
SCALE: 15X

EXPOSED PAD 33
74% PRINTED SOLDER COVERAGE BY AREA UNDER PACKAGE

4229604/A 04/2023

NOTES: (continued)

6. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
版权所有 © 2025，德州仪器 (TI) 公司